

# TELEVISION SAMSUNG TANTUS

## CHASSIS K57A

### (PANTALLA PLANA)

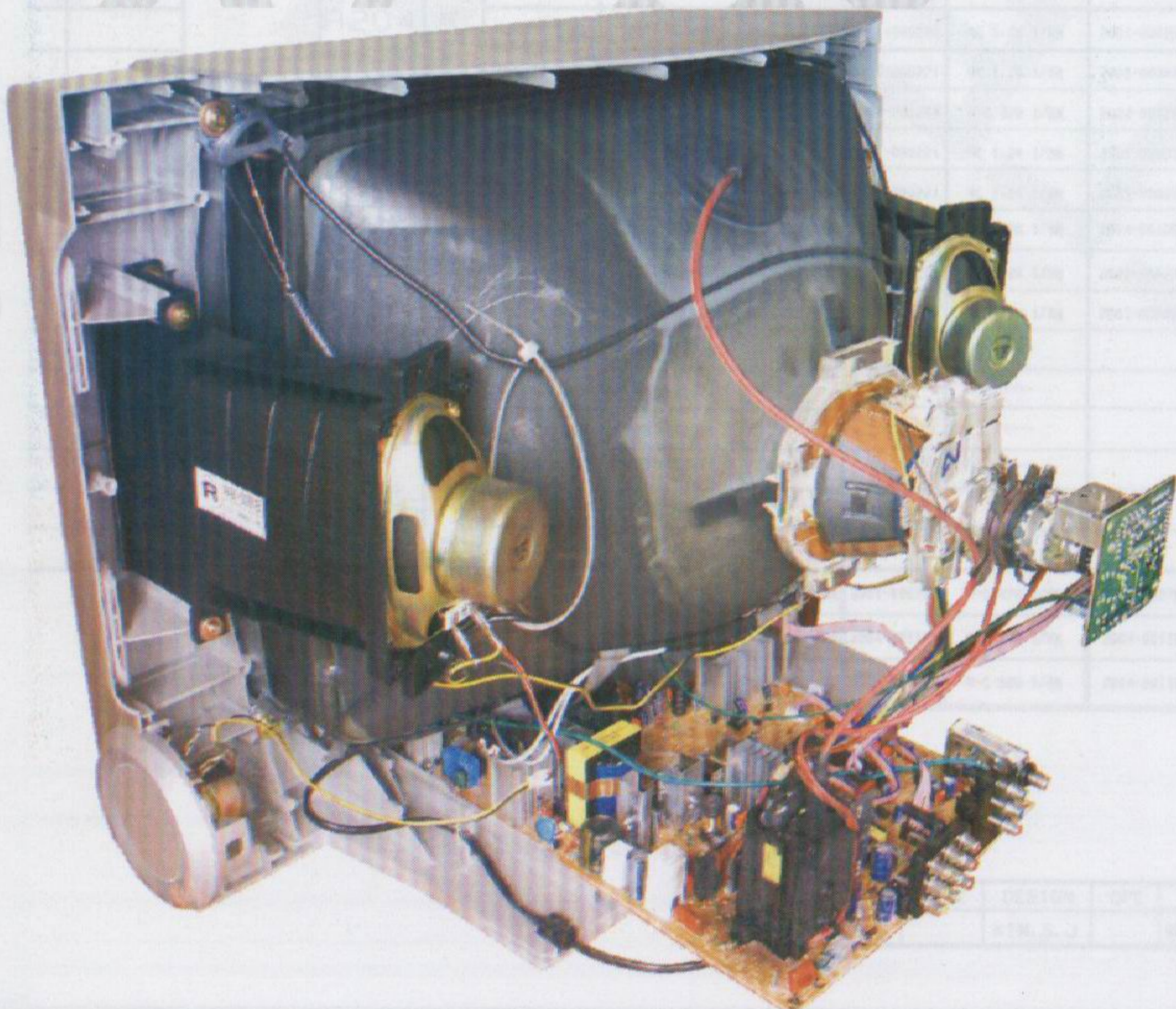
El chasis K57A de los televisores marca SAMSUNG TANTUS y de pantalla plana, modelo básico de 21 pulgadas, comprende las series CL21S8W/CL21M6/CL218SM4G. Las siguientes explicaciones están orientadas hacia el modelo CL21M6W que emplea los circuitos integrados:

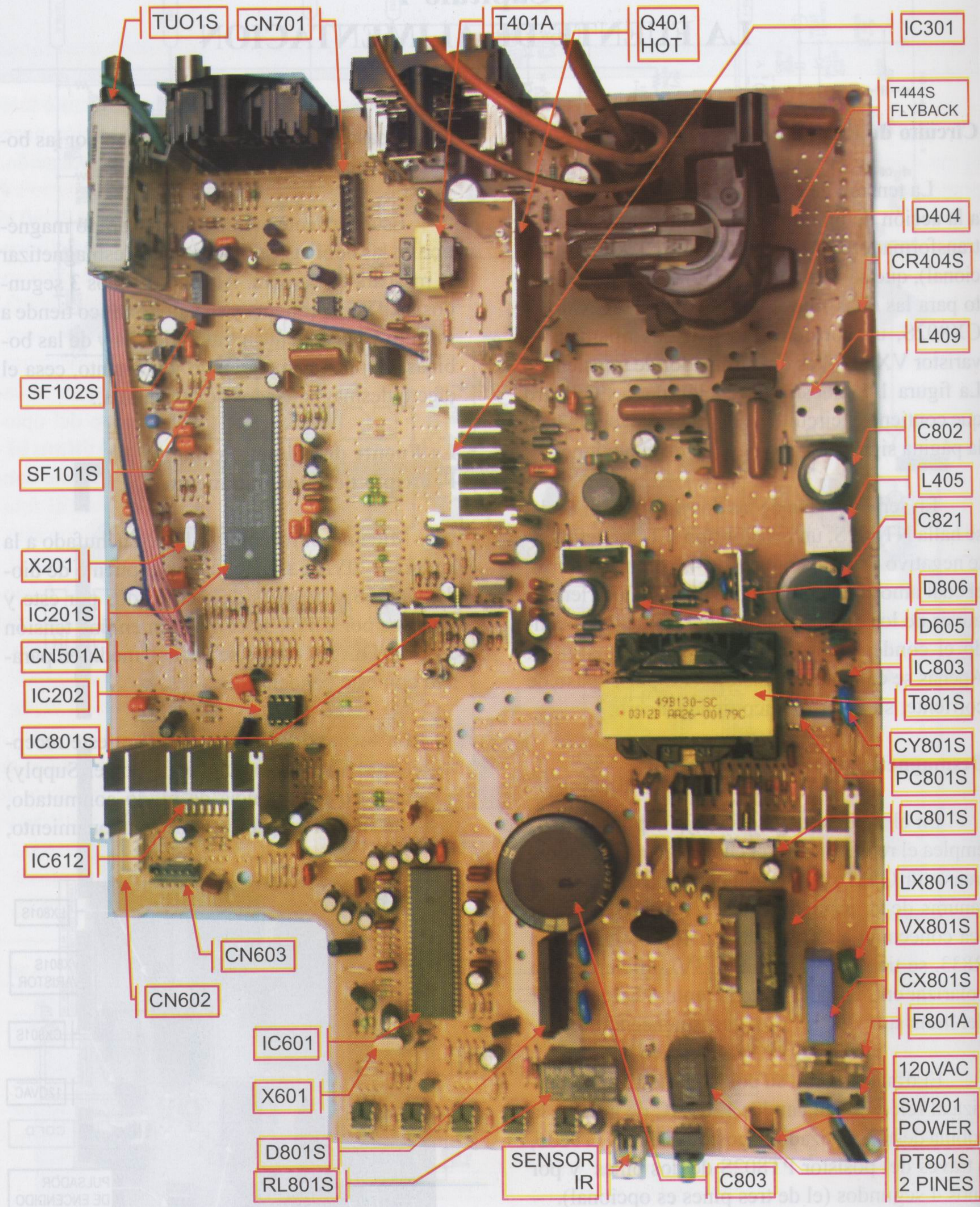
- \* IC201S, de referencia TDA9592 y 64 pines, que es un OC (ONE CHIP), es decir, en un solo chip están incorporados *la jungla* y el *microcontrolador*.
- \* IC301, de referencia LA7845, de 7 pines y montaje vertical, es el circuito integrado de salida vertical.
- \* IC801, de referencia 5Q1265RF, es el circuito integrado controlador de la fuente.
- IC802, de referencia KA7632, es el circuito integrado multiregulador.
- IC602, de referencia TDA7297, de 15 pines y montaje vertical, es el amplificador de salida de audio.
- IC601, de referencia MSP3425G, es el procesador de audio estereofónico multisonido de 20 pines en doble hilera.
- ICEW01, de referencia LM393, es el amplificador de la señal de corrección Este Oeste (EW).
- IC101 (opcional), es el circuito integrado amplificador de frecuencia intermedia y detector de video, de 9 pines y montaje vertical.
- IC202, de referencia 24WC16 y de 8 pines, es la memoria EEPROM.
- ICX01 (opcional), es un circuito integrado Comb filter digital de doble línea de retardo.

**ASPECTO FRONTAL DEL TELEVISOR  
SAMSUNG TANTUS PANTALLA PLANA  
CHASIS K57A**



**ASPECTO INTERIOR DEL TELEVISOR  
SAMSUNG TANTUS PANTALLA PLANA  
CHASIS K57A**





CHASIS SAMSUNG TANTUS CL21M6

# Capítulo 1

## LA FUENTE DE ALIMENTACION

### Circuito de Entrada AC

La tensión de entrada, 120VAC, es sometida a la acción de un doble filtro EMI con base a los transformadores de línea LX801S y LX802S (opcional), que se comportan como un camino abierto para las altas frecuencias de ruido y CX801S-CX802S, un cortocircuito para las mismas. El varistor VX801S, es un eliminador de transientes. La figura 1-1 muestra la sección de la PC board que contiene el circuito de entrada AC y la 1-2, en la página siguiente, el diagrama de conexiones.

En serie con una de las dos líneas de entrada, se halla NT801S, un resistor tipo NTC (coeficiente negativo de temperatura) de 4,7 ohmios en frío, el cual amortigua los grandes picos de corriente a través de los diodos del puente rectificador cuando el condensador de filtrado está descargado. Apenas se calienta el resistor NTC por el paso de corriente, su valor óhmico tiende a cero.

### Desmagnetizado de la Pantalla

En el modelo de chasis bajo explicación, se emplea el relé RL801S, el cual es manejado por el transistor Q951 para desmagnetizar la máscara de ranuras de la pantalla. Cada vez que el receptor sea conectado a la red, en la unión de R294 con R833, se tiene una tensión de 3V, suficiente para polarizar en sentido directo la juntura base-emisor del transistor Q951 y producir su encendido.

El transistor con su colector aterrizado energiza al relé y se aplican los 120VAC de la red a la bobina desmagnetizadora, postes GT805 y GT806, a través del posistor PT802S de dos pines y por unos 4 segundos (el de tres pines es opcional).

En frío, el valor óhmico de la PTC es muy bajo, menos de  $10\Omega$ . Al enchufar el receptor a la

red, el paso de corriente momentáneo por las bobinas está cercano a los 4A.

Esta corriente crea un fuerte campo magnético en las bobinas, suficiente para desmagnetizar la máscara de sombra. Al cabo de unos 3 segundos, la PTC se calienta y su valor óhmico tiende a infinito y la corriente a través de ella y de las bobinas, es prácticamente nulo y por tanto, cesa el efecto desmagnetizador de la pantalla..

### La Fuente de Alimentación Principio de Funcionamiento

Mientras el receptor se halle enchufado a la red, los 120VAC son aplicados al puente de diodos D801S y después de rectificadas por éste y filtradas por C803, se convierten en una tensión de 160VDC, los cuales se pueden medir en paralelo con este condensador.

La fuente de alimentación para este receptor, es tipo SMPS (Switch Mode Power Supply) o suministro de potencia de modo conmutado, bastante similar en principio de funcionamiento,

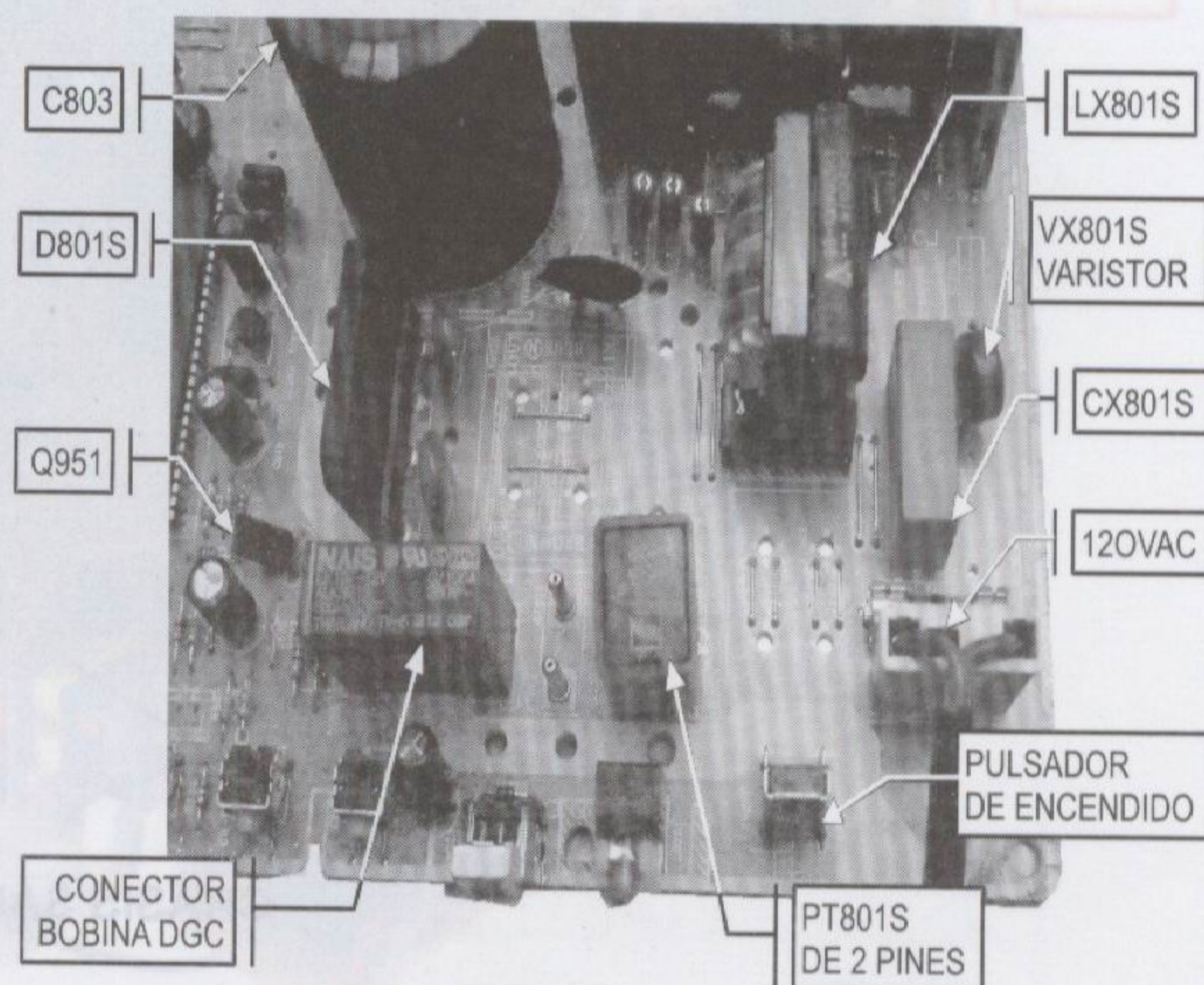


FIGURA 1-1

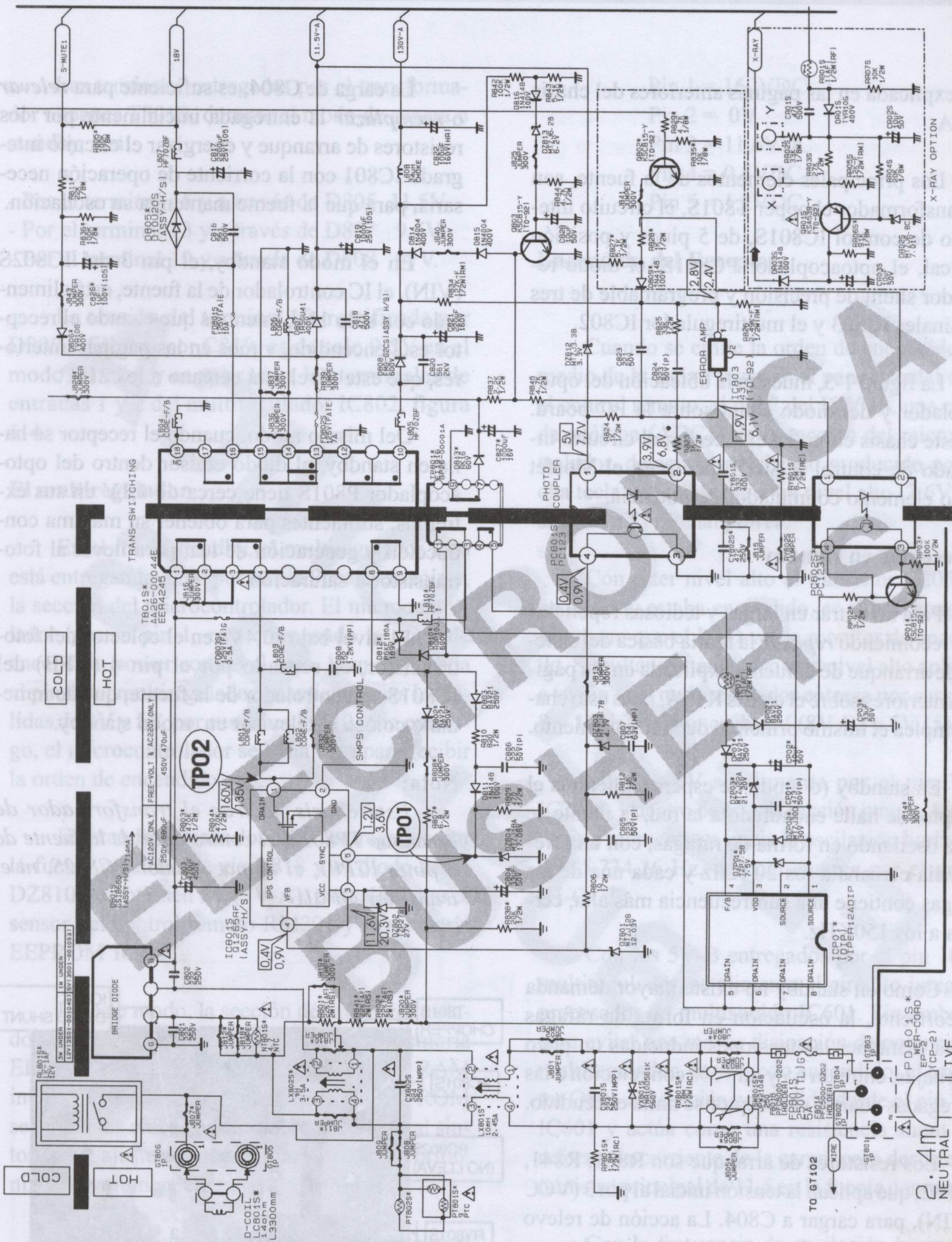


FIGURA 1-2

**Nota:** Las tensiones dentro del rectángulo, son las medidas en el modo standby y las que se hallan por fuera de éste, las medidas con el receptor encendido.

a la explicada en las páginas anteriores del chasis K15A.

Los principales elementos de la fuente, son el transformador chopper T801S, el circuito integrado de control IC801S, de 5 pines y posición vertical, el optoacoplador PC801S, el diodo regulador shunt de precisión y programable de tres terminales IC803 y el multiregulador IC802.

La figura 1-3, muestra la ubicación del optoacoplador y del diodo shunt sobre la PC board. En este chasis como en el anterior, el circuito integrado de control IC801S incorpora el Mosfet como elemento conmutador de potencia.

### El receptor en standby

Para no entrar en largas y tediosas repeticiones, recomiendo *repasar* la teoría básica del sistema de arranque de la fuente explicada en las páginas anteriores sobre el chasis K15A, pues este chasis emplea el mismo principio de funcionamiento.

En standby (o modo de espera), mientras el receptor se halle enchufado a la red, la fuente se halla oscilando en forma de ráfagas, con una frecuencia cercana a los 20 KHz y cada una de las ráfagas contiene una subfrecuencia más alta, cercana a los 150KHz.

Como en standby no existe mayor demanda de corriente, la oscilación en forma de ráfagas busca mantener las tensiones inducidas un poco más bajas, entre un 65 y un 75% con relación a las entregadas cuando el receptor se halla encendido.

Los resistores de arranque son R801, R841, y R802, que aplican la tensión inicial al pin 3 (VCC o VIN), para cargar a C804. La acción de relevo para los resistores de arranque, la realiza el transformador chopper por el devanado caliente con terminales 8 y 9, mediante la carga de C804 a través de D802 y R807.

La carga de C804, es suficiente para *relevar* o *reemplazar* la entregada inicialmente por los resistores de arranque y energizar el circuito integrado IC801 con la corriente de operación necesaria, para que la fuente mantenga su oscilación.

En el modo standby, el pin 3 del IC802S (VIN), el IC controlador de la fuente, está alimentado con solo 11V, mientras que cuando el receptor está encendido, vimos en las páginas anteriores, que este nivel está cercano a los 21V.

Del mismo modo, cuando el receptor se halla en standby, el diodo emisor dentro del optoacoplador P801S tiene cerca de 1,1V en sus extremos, suficientes para obtener su máxima conducción y generación de luz, para llevar al fototransistor a saturación.

El nivel bajo (0,4V) en el colector del fototransistor, es sentido por el pin 4 (VFB) del IC801S, el controlador de la fuente, que de inmediato coloca el televisor en modo standby.

### Nota:

*Este chasis no trae el transformador de arranque TP801S, el controlador de la fuente de 8 pines ICP01, el optoacoplador PC802S, ni el transistor QP01.*

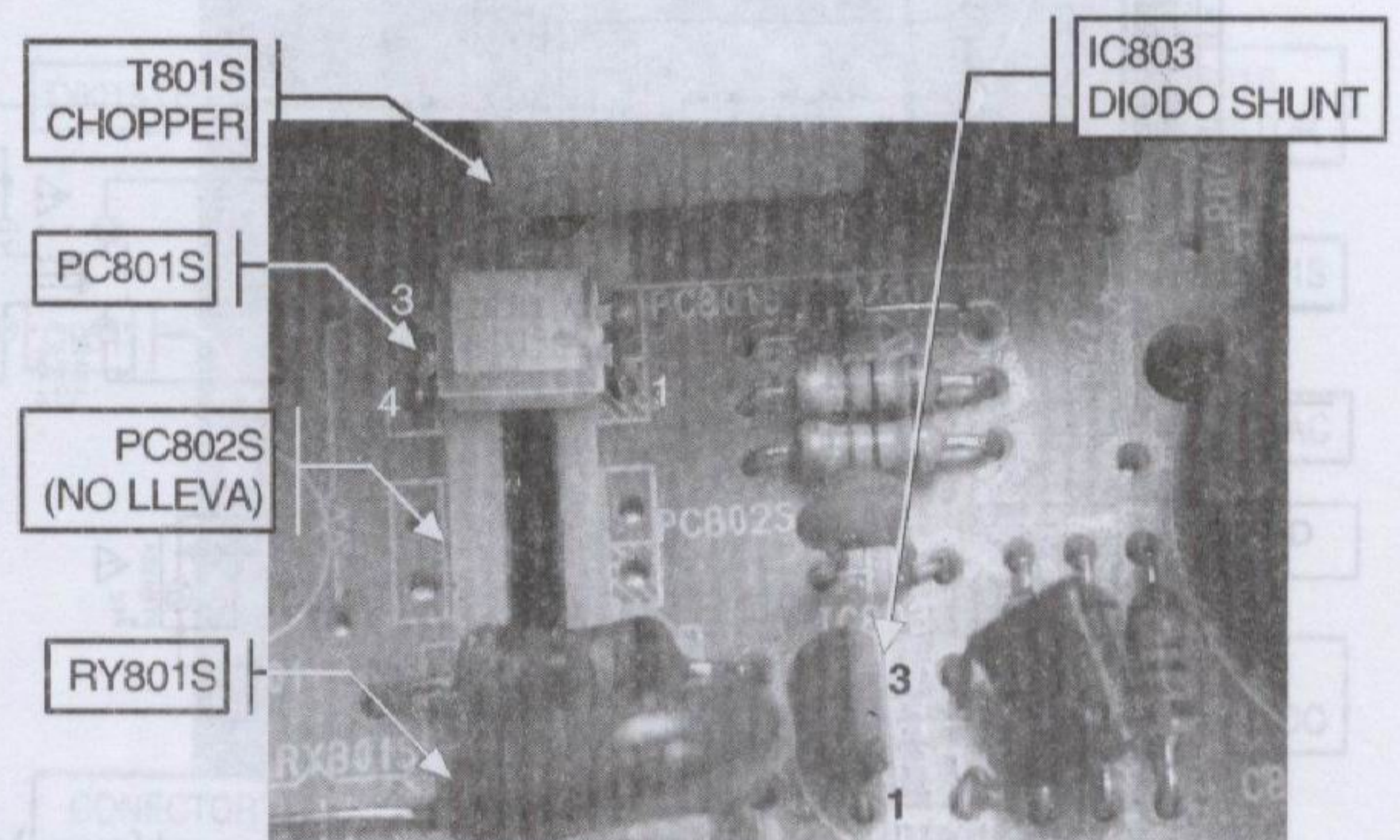


FIGURA 1-3

Las tensiones entregadas por el transformador chopper T801S, durante el modo de espera o standby, son:

- Por el terminal 16 y a través de D805 11,5V.
- Por el terminal 13 y a través de D807 9,5V.
- Por el terminal 10 y a través de D808 97V.

La tensión del terminal 13, rectificada por D807 y filtrada por C819, es de solo 9,5V en el modo standby y es aplicada a los terminales de entradas 1 y 2 del multiregulador IC802, figura 1-4.

### El multiregulador

En el modo standby, el multiregulador solo está entregando 3,3V por su pin 9, para energizar, la sección del microcontrolador. El microcontrolador, por su pin 1, está entregando la señal de encendido power con nivel bajo, la que aplicada al pin 4 del multiregulador, mantiene nulas las salidas de 8V y 5V, por sus pines 8 y 10. Sin embargo, el microcontrolador se halla listo para recibir la orden de encendido.

En standby, desde los 9,5V entregados por la fuente conmutada, vía R818 y el diodo zener DZ810, se obtienen 5V (5V-A), para alimentar el sensor del control remoto RM201 y la memoria EEPROM IC202.

De este modo, la sección del microcontrolador dentro del OC, lee el contenido de la memoria EEPROM y lo carga dentro de su memoria RAM interna de dicho micro. En la memoria EEPROM se hallan los datos básicos sobre último canal sintonizado, ajustes de geometría, color, tinte, brillo, nivel de volumen, etc.

La frecuencia de oscilación de la fuente en el **modo standby**, está cercana a los 140KHz. Las tensiones medidas en el circuito integrado de control de la fuente, IC801S, durante este modo, son:

Pin 1 = 160VDC

Pin 2 = 0V

Pin 3 = 11,6VDC

Pin 4 = 0,4VDC

Pin 5 = 1,2VDC

### Encendido del Receptor

Cuando se emite la orden de encendido por medio de la tecla **Power** en el panel frontal o por el control remoto, el pin 7 del IC201S, una entrada analógica (ADC2) de la sección del microcontrolador, detecta el nivel bajo producido por dicha tecla y responde con un nivel alto (2,6V) por su pin 1 (T1), señal **power**.

Con este nivel alto el transistor Q205 que en standby estaba encendido, es ahora apagado, lo mismo que el LED verde monitor de encendido. Simultáneamente, con este nivel alto aplicado a su pin 4, el multiregulador entrega por sus pines 8 y 10, las tensiones de 8V (8V-B) y 5V (5V-B).

Con los 8V se alimenta por el pin 39 el IC201S, y dentro de éste, la sección jungla. A partir de este momento se inicia la oscilación horizontal de 15.734,26 Hz., la cual emerge por el pin 33 (H-OUT).

Con los 5V-B entregados por el pin 10 del multiregulador, se alimenta el circuito integrado procesador de multisonido IC601. Sin embargo, para evitar una mayor disipación de potencia del multiregulador, en el modo encendido, el transistor Q801 es también encendido desde el pin 7 del IC601 y actúa como una resistencia shunt para reforzar la corriente de la carga, pero desde el suministro principal de 11,5 en la fuente conmutada.

Con la frecuencia de oscilación horizontal, son excitados simultáneamente el transistor driver Q402 y el transistor de salida horizontal Q401, permitiendo de este modo que el transformador

de retroceso (flyback) T444S inicie la ondulación y entregue por sus devanados secundarios las tensiones necesarias para la correcta operación del receptor.

Para el modo encendido, la tensión en los extremos del diodo emisor de luz dentro del optoacoplador cae a 0,9 Voltios y por tanto, disminuye su conducción y la cantidad de luz emitida.

El fototransistor también decremента su conducción y coloca ahora 0,9V en el pin 4 (VFB) del IC801S, el controlador de la fuente, para que ésta salga del modo standby.

Con la fuente trabajando en el modo encendido, el transformador chopper T801S entrega

ahora las tensiones secundarias inducidas, pero al 100%:

- Por el terminal 16 y a través de D805, 13,8V.
- Por el terminal 13 y a través de D807, 13,5V.
- Por el terminal 10 y a través de D808, 122V.

La frecuencia de oscilación de la fuente durante el modo encendido, es plena y está cercana a los 60KHz. Las tensiones medidas en el circuito integrado IC801S, durante este modo, son:

- Pin 1 = 145VDC
- Pin 2 = 0V
- Pin 3 = 20,3VDC
- Pin 4 = 0,9VDC
- Pin 5 = 3,6VDC

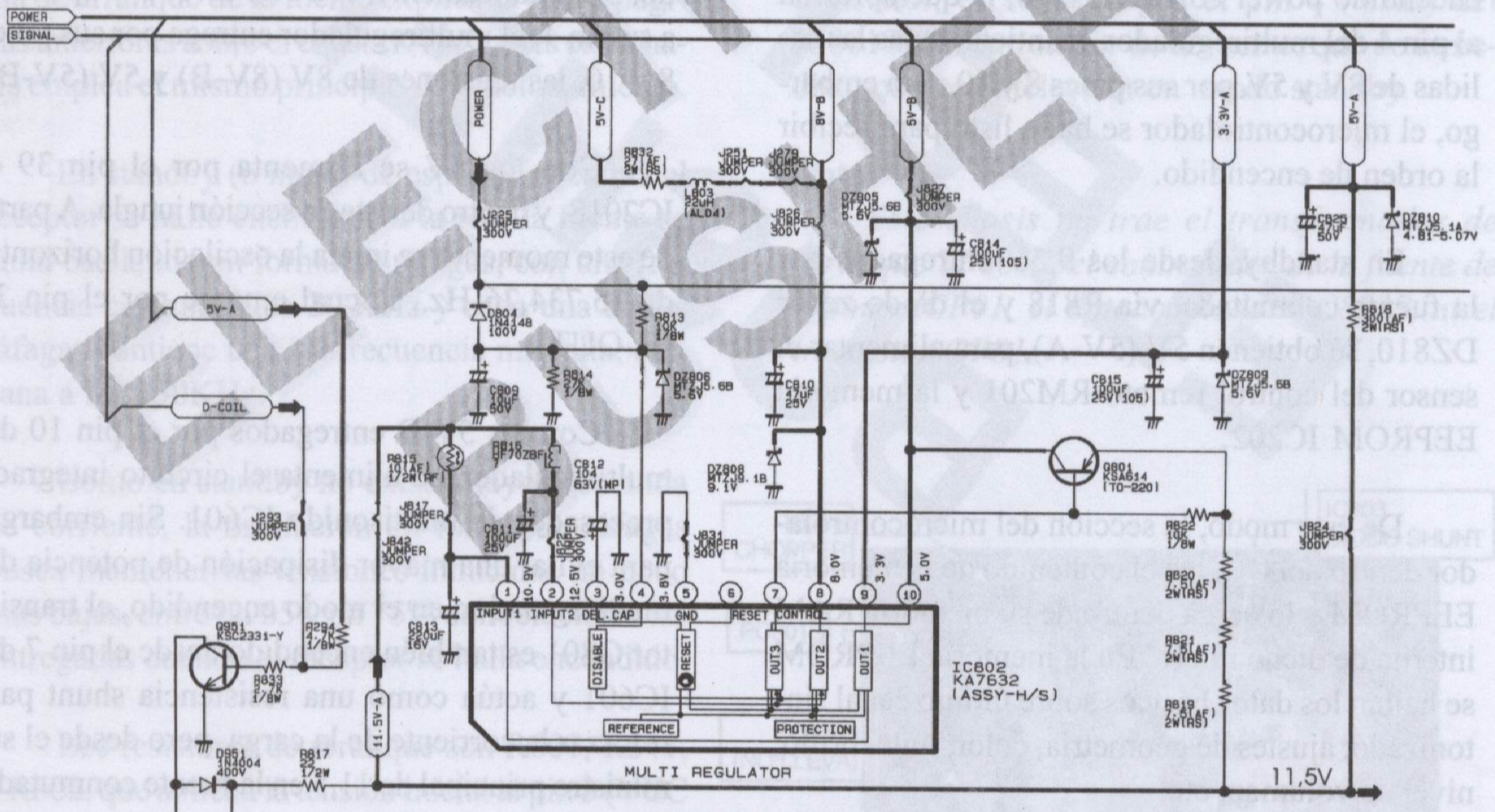


FIGURA 1-4



# Capítulo 2

## CIRCUITOS DE DEFLEXION HORIZONTAL

El IC201, de referencia TDA9592, de 64 pines es un circuito integrado que contiene el microcontrolador y la jungla en un solo chip y por tanto suele ser llamado un **OC**, iniciales de **ONE CHIP** en Inglés o un solo chip OC y en otros sistemas de televisión, se le dice *dos en uno*. El microcontrolador es una versión mejorada de la ya conocida serie 80C51 de la compañía PHILIPS, figura 2-1.

En el chasis K15A, la jungla tenía un VCO de 503 KHz basado en un resonador cerámico. En el chasis K57A, el circuito integrado OC tiene un único oscilador maestro basado en un cristal de cuarzo de 12 MHz conectado entre sus pines 59 y 58.

Con base a esta frecuencia de 12 MHz y al principio de los circuitos PLL (bucles enganchados por fase) se sintetizan las frecuencias de oscilación horizontal y vertical y la subportadora de croma de 3,5795 MHz.

La señal de oscilación horizontal de 15.734,26 Hz, sintetizada, emerge por el pin 33 del OC como la señal H-DRIVE y con forma de

onda rectangular, la cual se puede medir allí con la función de frecuencia de un multímetro digital.

La frecuencia de oscilación horizontal ataca la base del transistor driver Q402 y éste por su colector, al transistor de salida horizontal Q401, pero a través del transformador driver adaptador de impedancias, para inyectarle a la base del HOT un alto nivel de corriente.

El HOT, ataca por su colector al transformador de retroceso FBT o flyback T444S para que éste genere en sus devanados secundarios las tensiones de funcionamiento del receptor.

- \* La EHT (o HV) de 25KV para polarizar el ánodo de alta tensión.
- \* Por medio de los potenciómetros respectivos, (detrás del flyback) las tensiones para la grilla de enfoque (focus) y pantalla (screen o G2).
- \* La tensión del ABL por su terminal 10.
- \* La tensión para alimentar los filamentos del CRT por los terminales 6 y 7.
- \* Los 180V por el terminal 5, para polarizar los transistores finales de video, sobre el socket del CRT.

IC201S  
SPM-464A  
TDA9592

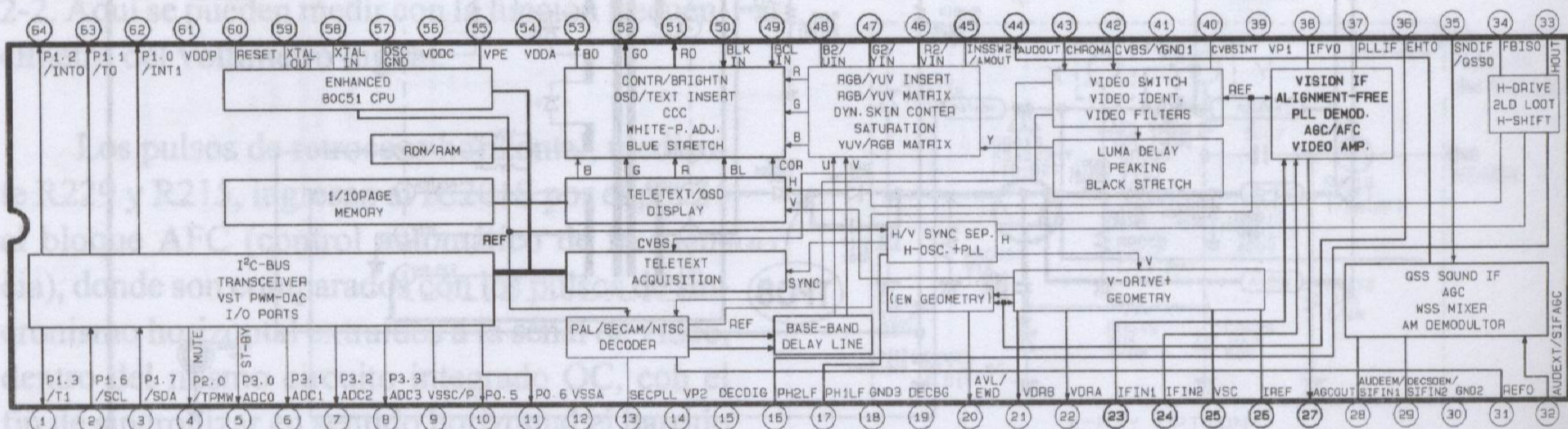


FIGURA 2-1

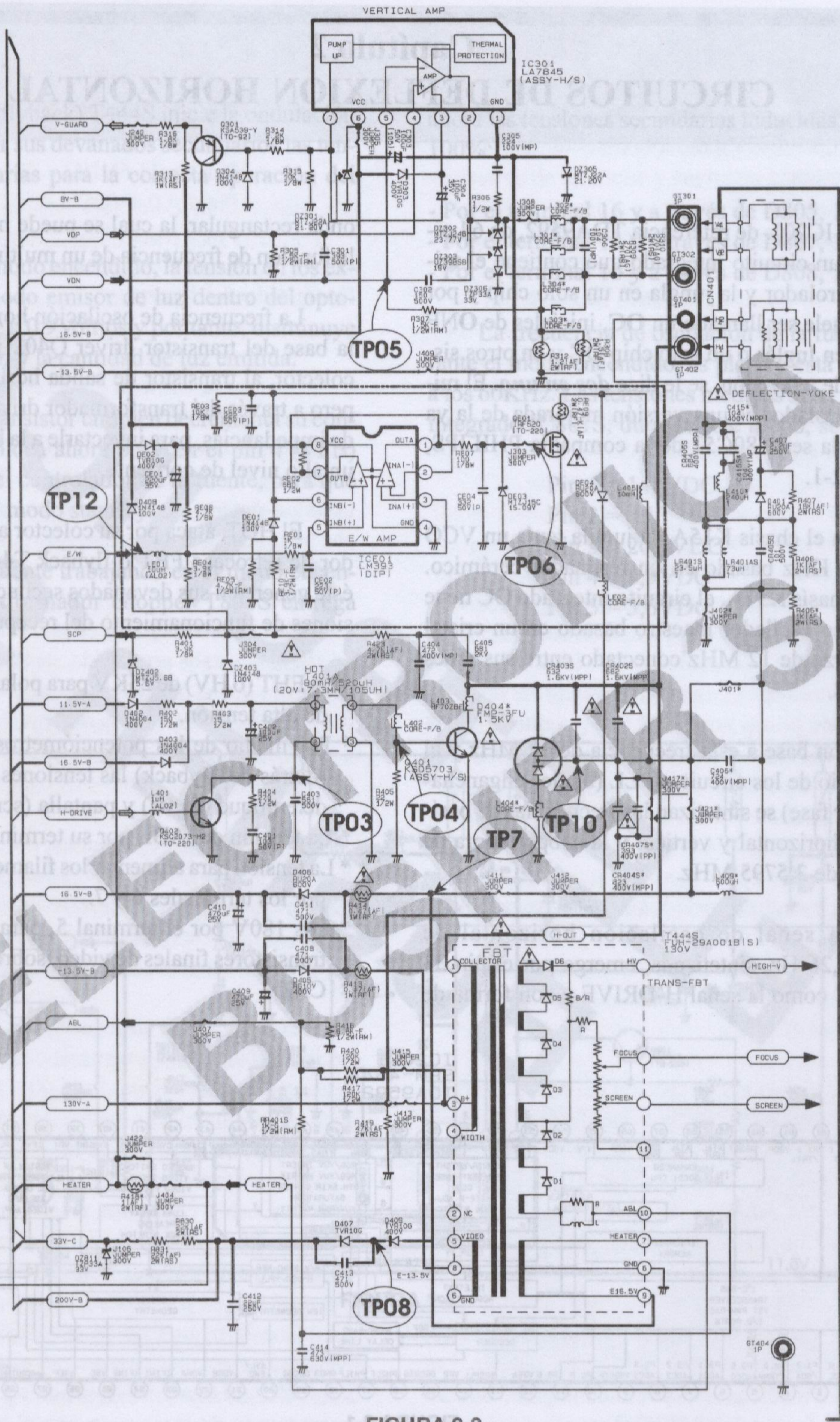


FIGURA 2-2

- \* Los 16,5V por el terminal 9 para *releva*r los 11,5V producidos por la fuente de alimentación, y que alimentan el primario del transformador driver horizontal. Además, los 16,5V se emplean como fuente positiva para el IC301, el integrado de salida vertical.
- \* Los -13,5V por el terminal 8, para alimentar el IC301, el circuito integrado de salida vertical.
- \* Los 33V por el terminal 5, para alimentar los diodos varicap dentro del tuner.

### Deflexión Horizontal

Las bobinas de deflexión horizontal HDY, terminales H1 y H2, están conectadas a los postes GT401 y GT402. Un extremo, se halla colgado al colector del transistor de salida horizontal y el otro es aterrizado en AC, a través de la malla C407, D401, R407, L410, R408, CR405S, LR401S y LR401AS, componentes que en conjunto, modelan cada período de la onda de barrido sobre el yugo, convirtiéndola en tipo S, figura 2-2.

### El CAF

Para sincronizar el barrido horizontal sobre la pantalla, se toma una muestra de los pulsos de retroceso horizontal de 15.734,26 Hz generados desde el colector del HOT, empleando un divisor de tensión capacitivo (C405, C404) y recortados en su amplitud a 5,6V mediante R423-R401 y después de recortados por el diodo zener DZ402 (de 5,6V), se convierten en la *señal SCP*, figura 2-2. Aquí se pueden medir con la función frecuencímetro del voltímetro digital.

Los pulsos de retroceso horizontal, mediante R229 y R215, ingresan al IC201S por el pin 34 al bloque AFC (control automático de frecuencia), donde son comparados con los pulsos de sincronismo horizontal extraídos a la señal de video, dentro del mismo circuito integrado OC, con el fin de sincronizar en sentido horizontal el barrido y de hecho, la imagen sobre la pantalla.

### Protección contra los rayos X

Cuando la alta tensión se incrementa peligrosamente, se pueden producir rayos Xs. Para evitar lo anterior, toma una muestra de la tensión de filamento, que es una de las secundarias inducidas por el flyback, figura 2-3.

La tensión de filamentos es rectificada por DR01S y filtrada por CR02S, para ser aplicada al emisor de QR01S a través de RR03S. En condiciones normales de funcionamiento, el diodo zener DR02S de 6,8V se halla cortado, lo mismo que el transistor QR01S.

Cuando así sucede, la tensión de colector es de 0V y este será el nivel aplicado al pin 36 del IC201S, el circuito integrado jungla y microcontrolador. Este pin, conecta a una etapa protectora de rayos X.

Al incrementarse la tensión de filamentos, igual cosa sucede peligrosamente con la alta tensión que podría causar rayos X. Para estos momentos, la tensión en los extremos del diodo zener se incrementa y conduce, desarrollando una mayor caída de tensión entre la juntura base-emisor de QR01S, que se enciende y al hacerlo, coloca un nivel alto en el pin 36 del IC201S, el cual responde apagando al receptor (lo coloca en el modo standby).

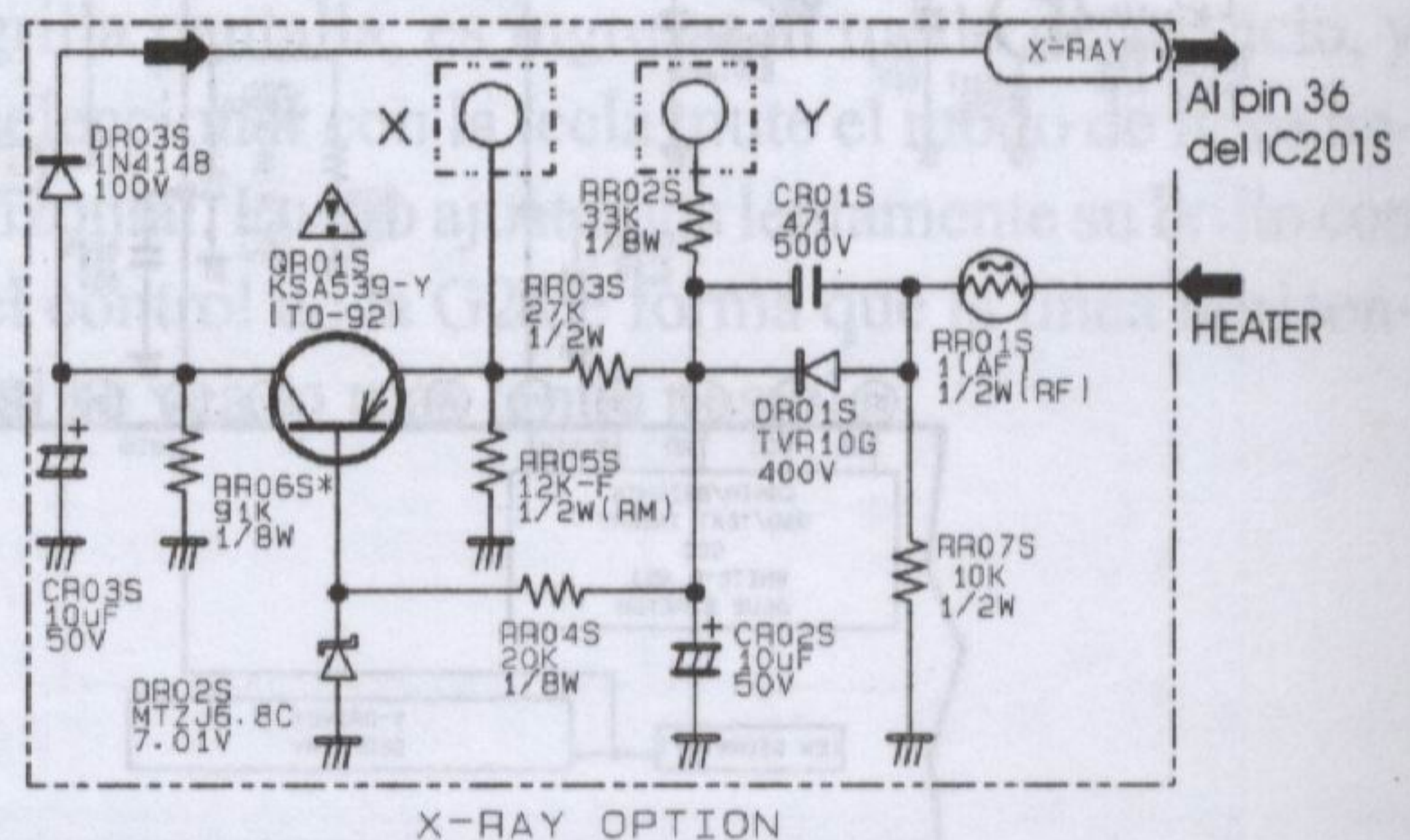


FIGURA 2-3

Para comprobar que el circuito de protección, llamado también *Fail Safe*, está operando, se puede colocar momentáneamente entre los puntos X y Y, un resistor de 1KΩ. Si la protección está correcta, el receptor debe pasar al modo de standby.

Sin embargo, es importante aclarar que este circuito es opcional y más bien se incorpora en los receptores de 26 pulgadas en adelante que trabajan con una alta tensión mucho mayor (HV), de 27 o más KV.

## El ABL

La tensión del circuito limitador de brillo o ABL, es desarrollada en el terminal 10 del transformador de retroceso o fly back, diagrama general 1 de 4 y está compuesta por dos tensiones :

- Una negativa producida por la corriente de los tres cátodos de color sobre R416.
- Otra tensión de muestreo positiva tomada del suministro de 122V para el primario del flyback a través del paralelo R417-R420, figura 2-4.

Ambas tensiones desarrollan un potencial positivo en el condensador C414, el cual es aplicado

a la base de Q206, vía el diodo D206 y R215. En condiciones normales de funcionamiento del receptor y de brillo, la tensión del ABL aplicada al transistor Q206 en su base, es positiva con relación a masa y un poco variable con relación a los niveles de brillo en la escena.

El transistor tiene montaje de base común y por tanto, el nivel del ABL se transmite de base a emisor en forma directa, como un buffer y se aplica al pin 49 del IC201S.

Mientras las fluctuaciones del ABL se hallan dentro de los límites del diseño, los niveles de corriente emisor-colector del transistor son las necesarias para que éste permanezca cortado. La juntura base emisor se comporta como otro diodo en serie con D206 y permite por éste una mediana conducción.

Cuando el brillo aumenta peligrosamente sobre la pantalla, la tensión del ABL disminuye por el incremento de la corriente sobre los tres cañones del CRT y puede llegar a hacerse negativa. La tensión de base de Q206 también disminuye proporcionalmente a la tensión del ABL polarizando en sentido directo su juntura base-emisor y el transistor incrementa su conducción.

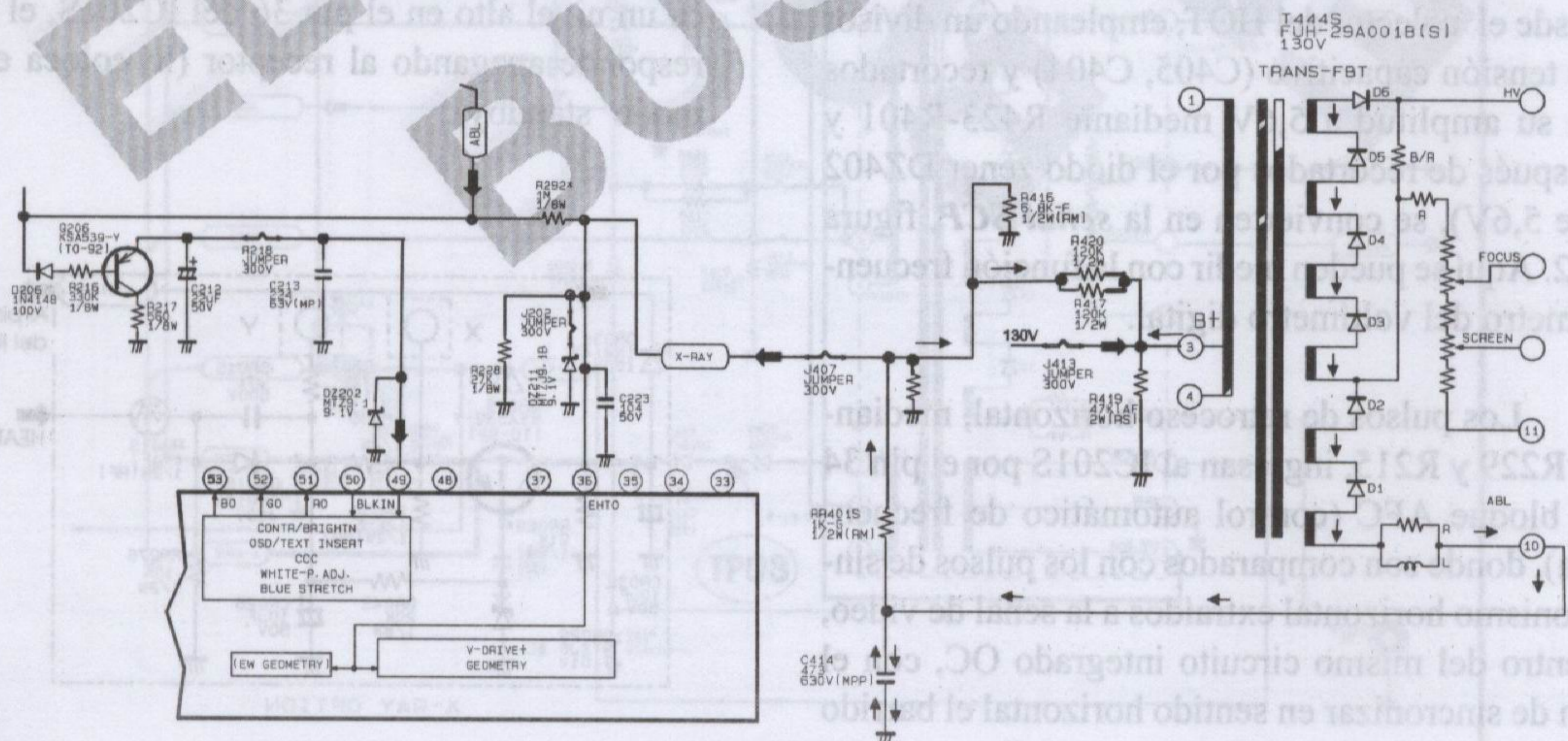


FIGURA-2-4

Para estos momentos la tensión del emisor tiende a 0V, lo mismo que la del pin 49 del IC201S. Esta acción es detectada internamente por las etapas de imagen y de brillo, que de inmediato responden quitando amplitud a la señal de luminancia y brillo al televisor.

Cuando en forma contraria al proceso anterior, el nivel de brillo desciende peligrosamente, la tensión del ABL se incrementa aproximándose a los 9V y el transistor Q206 es cortado totalmente. La tensión para el pin 49, es colocada en un valor cercano a los 2,3V.

### Detección de la Extra Alta Tensión (EHT)

La tensión del ABL, en este modelo, se emplea para detectar los incrementos y decrementos de la alta tensión, la cual puede desenfocar el impacto de los tres haces sobre la pantalla y al mismo tiempo, afectar el tamaño de la imagen en su altura y anchura. De este modo, la información del ABL se convierte en información de extra alta tensión al aplicarla por el pin 36 del IC201S.

Si la alta tensión se incrementa o se decrementa, necesariamente se tiende a incrementar y decrementar el brillo sobre la pantalla y ésta acción es sensada por el pin 36, que actúa internamente sobre los circuitos Este-Oeste (EW) y geometría vertical, para realizar la respectiva corrección sobre el tamaño de la imagen y el brillo de la misma, figura 2-4.

### Ajuste de la tensión VG2

El circuito ABL de este chasis, es bastante refinado, al extremo que la tensión para la grilla

pantalla (G2), es muy precisa y está alrededor de los 300V. Al colocar en paralelo con la grilla pantalla un voltímetro digital, éste con su impedancia de entrada, carga al circuito y altera la demanda de corriente de los tres cañones, aumentando la corriente de los cátodos.

Como este circuito es muy preciso, el circuito sensor de la corriente de los cátodos AKB (en este caso *sense*) detecta este incremento de la corriente en forma anormal y responde oscureciendo la pantalla.

Si se incrementa la tensión de la G2 con el voltímetro conectado, al quitarlo, de nuevo se apaga la pantalla y se hace necesario retocar el control de la G2.

El mejor ajuste para la tensión de la grilla pantalla (G2), se logra colocando el cursor del control de la G2 en la mitad de su recorrido. Luego, lentamente se desplaza para un lado hasta obtener el brillo de la pantalla. Si no se obtiene el ajuste, debe desplazarse lentamente el cursor en el sentido opuesto hasta lograr el brillo normal de dicha pantalla.

Cuando la tensión de la G2 queda mal ajustado, puede suceder que al prender el receptor, éste arranque sin brillo y al cambiar de canales, si aparece el brillo la pantalla.

La mejor opción de ajustar la tensión de la grilla pantalla, es ingresar al modo de servicio, y seleccionar con la tecla mute el modo de línea horizontal. Luego ajustamos lentamente su brillo con el control de la G2 de forma que la línea horizontal se vea lo más tenue posible.

# Capítulo 3

## CIRCUITOS DE DEFLEXION VERTICAL

### Oscilación y Deflexión Vertical

La frecuencia de oscilación vertical sintetizada de 59,94 Hz, emerge del IC201S, el OC, por los pines pin 21 y 22, como las señales VDN y VDP e ingresan en forma diferencial por los pines 5 y 4 del IC301, el amplificador de potencia vertical.

### Salida Vertical

La etapa de salida Vertical gira en torno al IC301, de referencia LA7845, de 7 pines y montaje vertical. Se alimenta en forma dual con las fuentes de +16,5V y -13,5V por los pines 6 y 1, por las tensiones generadas por el FBT o transformador de retroceso, figura 3-1.

Como todas las etapas actuales de salida vertical, la fuente de 30V (la suma de +16,5V y -13,5V) es suficiente para generar el trazado de las 262,5 líneas horizontales de cada campo de televisión. Pero durante el retrazado o retorno vertical del haz, la fuente debe ser reforzada.

Para suministrarle linealidad al barrido, la misma separación en sentido vertical de una línea con relación a la otra, se aplica realimentación negativa a la etapa, tomando una parte de la señal de salida en el pin 2 para inyectarla de nuevo a la entrada inversora (-) por el 5 y gracias a la acción del divisor de tensión resistivo que conforman el paralelo de R312-R308 y R307.

### Generador de retroceso vertical

Durante el tiempo empleado por los tres haces de electrones en el cañón tricolor para retornar desde la parte inferior de la pantalla hacia la superior para iniciar el próximo campo, la fuente de 30V es reforzada por medio de la etapa generadora de retroceso (Fly back generator) dentro del circuito integrado IC301.

Durante la acción de trazado de los haces, C304 es cargado al VCC de +30V a través de D303 y el pin 7 del IC. Tan pronto se presenta el retroceso, la placa del condensador conectada al pin 7 aparece con -30V.

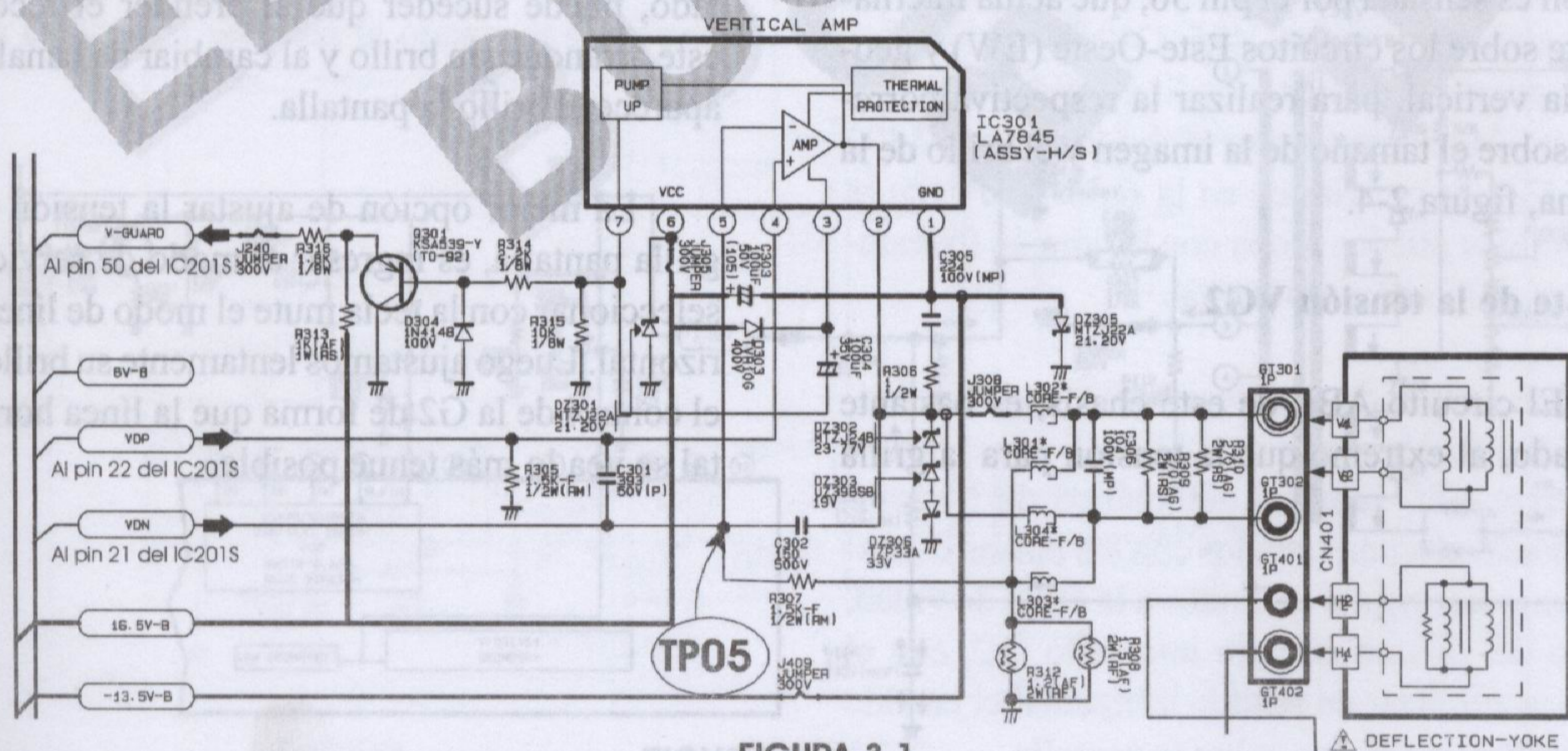


FIGURA 3-1

De este modo, el condensador queda con una carga efectiva de 60V, para ser empleada como la fuente durante el retrazado de los haces para incrementar la corriente por las bobinas de deflexión vertical VDY y al mismo tiempo, la velocidad de los haces.

De este modo, el circuito integrado opera con solo 30VDC, pero la acción de retroceso emplea como fuente el condensador cargado a 60VDC, permitiendo de este modo que el IC301 disipe menor potencia y calor.

### **Deflexión Vertical**

El terminal de salida del IC301, pin 2, entrega el suficiente nivel de corriente a las bobinas de deflexión vertical VDY montadas sobre el cañón tricolor, para impulsar el haz en sentido vertical de arriba hacia abajo. La circuitería externa al IC, modela la onda de barrido, para que sea trapezoidal.

Como se emplea una fuente dual, el terminal de salida se halla con un nivel DC cercano a 0V y por tanto, las bobinas del yugo pueden ser acopladas en DC. Los terminales de ésta se hallan conectadas mediante los postes GT301 y GT302, el V1 directo al pin 2 del IC301 y el V2 a masa a través de R312 y R308.

### **Sincronización Vertical**

Para sincronizar el barrido de los tres haces sobre la pantalla y por tanto, la imagen en sentido vertical, los pulsos de retroceso verticales con salida por el pin 7 del IC301, llamados V-GUARD, son acoplados mediante Q301 al pin 50 del IC201S.

Dentro del IC201S, son comparados con los de sincronismo vertical extraídos a la señal de video y entre ambos corrigen la frecuencia de barrido vertical sobre la pantalla. Estos pulsos de re-

troceso son previamente recortados a 9,1V por la acción del diodo zener ZD207.

Los anteriores pulsos de retroceso vertical, también son empleados para posicionar y sincronizar el despliegue de los caracteres OSD sobre la pantalla.

### **Protección Vertical**

Los mismos pulsos de retroceso *V-Guard*, sirven para detectar la presencia de oscilación vertical. Estos pulsos se aplican al pin 50 del IC201S, la sección microcontroladora, pero recortados previamente por la acción del diodo zener DZ207 a 9,1V.

Cuando falla una de las dos fuente o ambas o se daña el IC301, el pin 50 del IC201S detecta la ausencia de los pulsos de retroceso vertical y después de unos 4 segundos, coloca al receptor en el modo de standby.

Lo anterior acción, evita la presencia permanente de la línea horizontal sobre la pantalla que pueda destruir el fósforo de la misma y al mismo tiempo, actúa sobre las etapas de brillo y contraste, para quitar amplitud a la señal de Luminancia y brillo sobre la pantalla.

### **Circuito Corrector de Inclinación Vertical**

El modelo de receptor de pantalla plana Tantis bajo explicación, no trae los componentes del circuito de corrección de la inclinación vertical del barrido (a la derecha o a la izquierda), pero si vienen en la PC board del CRT para receptores con pantalla de mayor tamaño. La figura 3-2, muestra su circuito.

La señal de inclinación vertical, un nivel DC positivo o negativo según el sentido hacia donde se deba inclinar el barrido vertical, emerge del

IC201S por el pin 4. Vía L201 y R204 y el terminal 6 del conector CN501E, el nivel DC ingresa a la PC board del cañón.

En esta PC board, a través de RG01, el nivel DC es aplicado por el pin 2 al ICG01, un circuito integrado que contiene dos amplificadores operacionales. Este circuito está alimentado con una fuente dual de +16,5V y -16,5V por los pines 8 y 4.

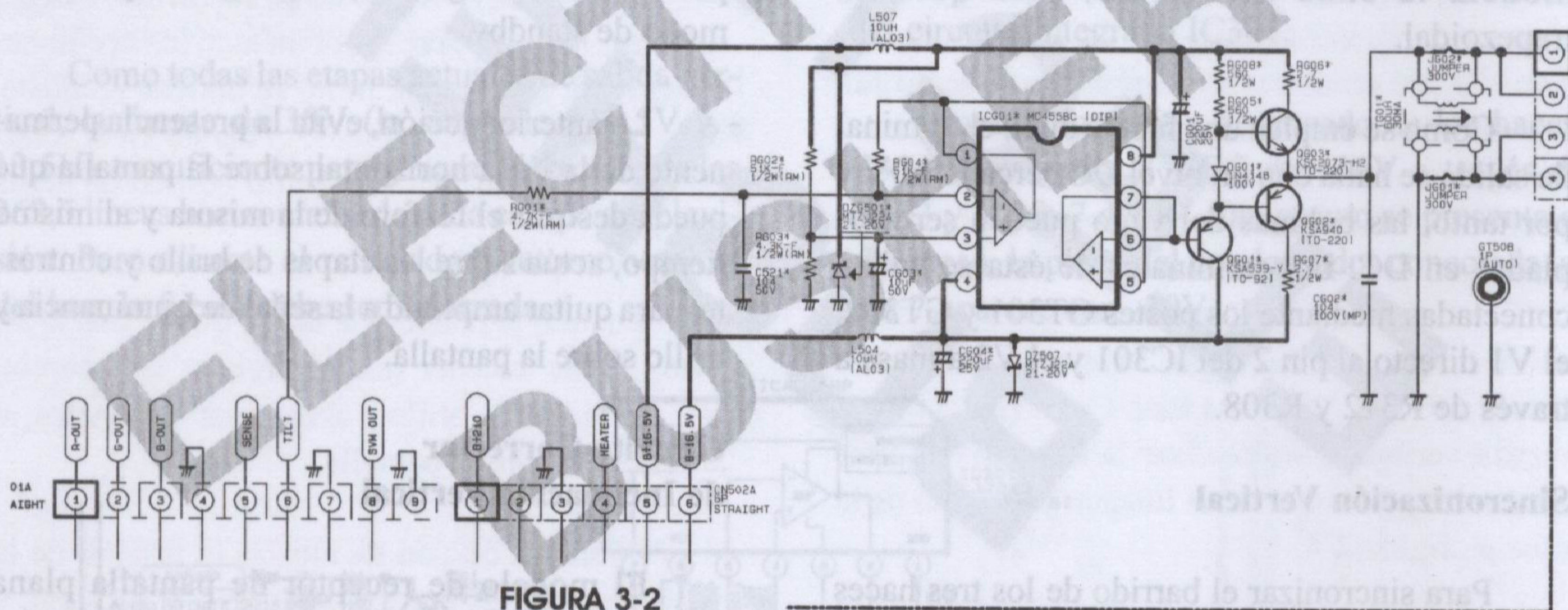
La señal ingresa inicialmente por el pin 2, la entrada inversora del primer operacional y emerge por el pin 1 después de ser amplificada casi 11 veces. Este nivel amplificado, ingresa al segundo operacional por el pin 5.

El segundo operacional tiene la entrada inversora, el pin 6, cortocircuitada con la salida,

el pin 7 y se comporta como un buffer o adaptador de corriente donde la ganancia de tensión es igual a la unidad. Luego, el nivel DC es amplificado en total, cerca de 11 veces.

El nivel DC de salida en el operacional, es amplificada en potencia por QG01, QG02 y QG03. Los dos últimos transistores conforman una salida complementaria con fuente dual y por tanto, en ausencia de señal de corrección, el nivel de salida es de 0V.

Cuando se presenta señal de corrección, ésta es un nivel DC positivo o negativo de corriente a través de la bobina de corrección montada sobre el cañón y cuyos terminales están colgados al conector de 4 polos CNG01, en forma similar a la empleada en los televisores SONY y que fué explicada en el fascículo anterior.





# Capítulo 4

## EL TUNER, ETAPAS DE IF, SECCION DE VIDEO

El modelo de receptor SAMSUNG bajo explicación, emplea un Tuner o sintonizador electrónico convencional, de posición TU01S y de referencia TAEC-H005F (F), figura 4-1. La función de sus pines, es:

- \* 1, Entrada de la tensión de AGC para el amplificador de RF, proveniente del IC201S, la jungla y microprocesador.
- \* 2, No conectado
- \* 3, Entrada de la señal de reloj SCL, proveniente de la interfase del bus I<sup>2</sup>C dentro del IC201S, pin 2.
- \* 4, Señal de datos bidireccional SDA, proveniente del mismo bus de datos, pin 3 del IC201S.
- \* 5, Tensión de 5V para alimentar la circuitería TTL dentro del sintonizador, entregada por el pin 8 del IC802, el multiregulador. Solo está presente cuando el receptor es encendido.
- \* 6, Tensión de 33V para los diodos varicap dentro del tuner, derivada del terminal 5 del fly-back T444S. Solo está presente cuando el re-

ceptor es encendido.

- \* 7, Salida de la señal de frecuencia intermedia de video y de sonido.

Este tipo de sintonizador se comunica con la sección del microcontrolador del IC201S tan pronto el televisor es energizado y mediante las dos líneas del bus I<sup>2</sup>C, la de datos SDA que es bidireccional y la de reloj SCL, comandada por el mismo micro.

Como la mayoría de sintonizadores, la frecuencia del oscilador local es sintetizada con base a un bucle enganchado por fase o circuito PLL. Internamente, se genera la frecuencia del oscilador local con base a la tensión aplicada a los diodos varicap y de acuerdo al canal seleccionado por el usuario.

El batido del oscilador local con la señal de RF del canal sintonizado, produce la frecuencia intermedia con salida por el terminal 7.

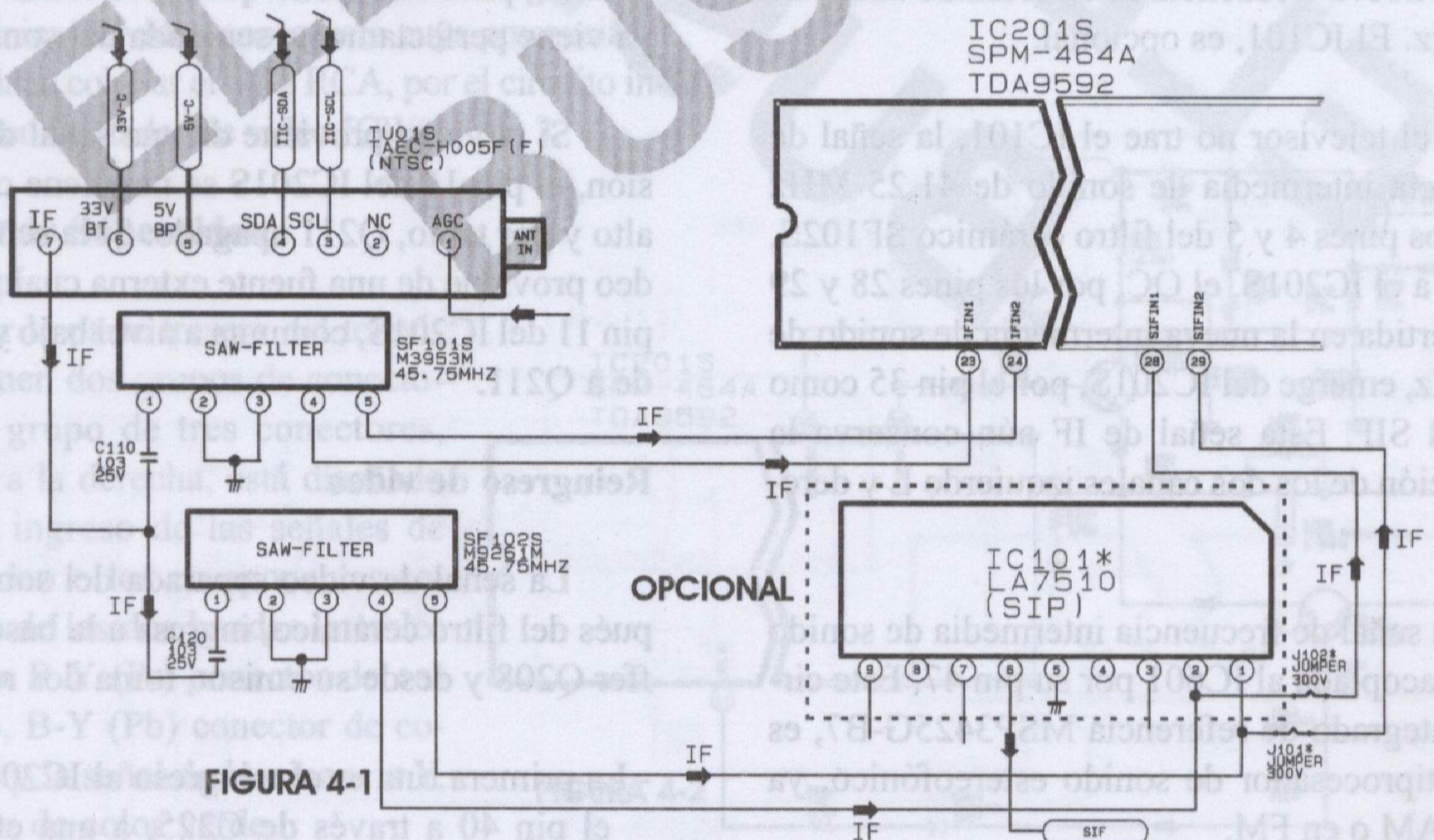


FIGURA 4-1

## Amplificador de Frecuencia intermedia

La señal de frecuencia intermedia IF que emerge por el terminal 7 del tuner, ingresa simultáneamente a dos filtros de ondas acústicas (SAW), SF101S y SF102S por los pines 1, mediante los condensadores C110 y C120. La razón del doble filtro SAW, es sencilla.

Por el filtro SF101S, pines 4 y 5, sale la frecuencia intermedia tradicional con video y sonido, pero solo es acoplada la portadora de video por los pines 23 y 24 al IC201S, sección amplificadora de IF, donde después de detectada, se convierte en la señal de video compuesto que emerge por el pin 38.

Por los pines 4 y 5 del SF102S, también sale la frecuencia intermedia con video y sonido, pero se le ha dado tratamiento preferencial a la del sonido, pues el receptor trae sonido estereofónico en AM y FM y efecto Turbo.

La frecuencia intermedia de sonido (41,25 MHz) realizada con relación a la de video, ingresa por los pines 1 y 2 al IC101, quien entrega por el pin 6 la nueva frecuencia intermedia de audio de 4,5 MHz. El IC101, es opcional.

Si el televisor no trae el IC101, la señal de frecuencia intermedia de sonido de 41,25 MHz desde los pines 4 y 5 del filtro cerámico SF102S, ingresa a el IC201S, el OC, por los pines 28 y 29 y convertida en la nueva intermedia de sonido de 4,5 MHz, emerge del IC201S, por el pin 35 como la señal SIF. Esta señal de IF aún conserva la información de los dos canales izquierdo L y derecho R.

La señal de frecuencia intermedia de sonido SIF, es acoplada al IC601 por su pin 47. Este circuito integrado de referencia MSP3425G-B7, es un multiprocesador de sonido estereofónico, ya sea en AM o en FM.

## Detector de video

Dentro del circuito integrado IC201S, la señal de IF ingresa al detector donde el video es separado de la portadora empleando un circuito PLL o bucle enganchado por fase, que ya fue explicado en el chasis de pantalla curva. En este circuito ya no se emplea la bobina osciladora de 45,75 MHz, típica de otros modelos anteriores.

## Proceso de video

La señal de video separada de la de frecuencia intermedia de sonido, emerge del IC201S por el pin 38 e ingresa a la base del buffer Q207, para salir por el emisor de éste. Luego, es sometida a la acción de un filtro cerámico controlado por Q211, donde es eliminado cualquier vestigio de sonido que pueda producir modulación cruzada o barras de sonido sobre la imagen, figura 4-2.

Cuando la señal de video que emerge del pin 38 procede de una señal terrestre (de antena), el transistor Q211 se halla cortado. Si la señal de video proviene de una fuente externa, el transistor es encendido. El filtro cerámico es cortocircuitado, pues se supone que dicha señal de video ya viene perfectamente separada del sonido.

Si el video proviene de una señal de televisión, el pin 11 del IC201S se mantiene con nivel alto y por tanto, Q211 apagado. Si la señal de video proviene de una fuente externa cualquiera, el pin 11 del IC201S, conmuta a nivel bajo y enciende a Q211.

## Reingreso de video

La señal de video separada del sonido después del filtro cerámico, ingresa a la base del buffer Q208 y desde su emisor, toma dos rutas:

- La primera ruta es el reingreso al IC201S y por el pin 40 a través de C225, a una etapa que

contiene, un switch electrónico, un identificador de video y un filtro de video. Esta es la señal de video compuesto **CVBS-IN**.

- La segunda ruta, es hacia el conector RCA de **VIDEO\_OUT**, ubicado en la parte trasera del receptor.

La señal de video compuesto que reingresa al IC201S por su pin 40, es procesada dentro del bloque **conmutador, identificador y filtro de video** y además, allí se separan las señales de croma y luminancia.

De aquí en adelante, el proceso ya no es transparente para nosotros, aún cuando emplea los mismos bloques que el receptor básico de pantalla plana. Las tres señales de color ya demoduladas RO, GO y BO, emergen del IC201S por los pines 51, 52 y 53, hacia la etapa final de video, PC Board del socket del cañón tricolor.

### Proceso de las Señales Externas Video Externo CVBS

El modelo de receptor bajo explicación, CL21M6, tiene un conector frontal JA701 para una fuente única de video compuesto cuya presencia es detectada al colocar el plug RCA, por el circuito integrado conmutador de video ICW01, pin 3.

### Ingreso de Supervideo

Por la parte trasera del televisor, vienen dos grupos de conectores. El grupo de tres conectores, JA702, a la derecha, está diseñado para el ingreso de las señales de supervideo o los componentes separados de las dos bandas laterales de color R-Y (Pr) conector de color rojo, B-Y (Pb) conector de color azul y la señal de luminancia Y, conector de color verde.

Las señales de croma Pb y Pr, ingresan separadamente por los pines 48 y 46 al IC201S, el OC. La señal de luminancia Y, es amplificada en corriente por Q701 y Q702 y vía el emisor de Q701, convertida en la señal DVD-Y-IN, ingresa al IC201S por el pin 47.

Del grupo de 9 conectores JA701, 6 corresponden al ingreso de dos fuentes de audio estereofónico y de video combinadas, AV1, AV2. Los otros 3 conectores, **Monitor OUT**, sirven para monitorear en forma simultánea la salida de los dos canales de audio estereofónico y la señal de video.

### Señales OSD (Despliegue de caracteres)

Como ya se ha repetido en estos manuales de servicio, el despliegue de los caracteres sobre la pantalla del receptor, es producido por el microcontrolador.

Como el IC201S incorpora la sección microcontroladora y la jungla, no se tiene en este televisor acceso a las señales OSD, ya que se procesan internamente.

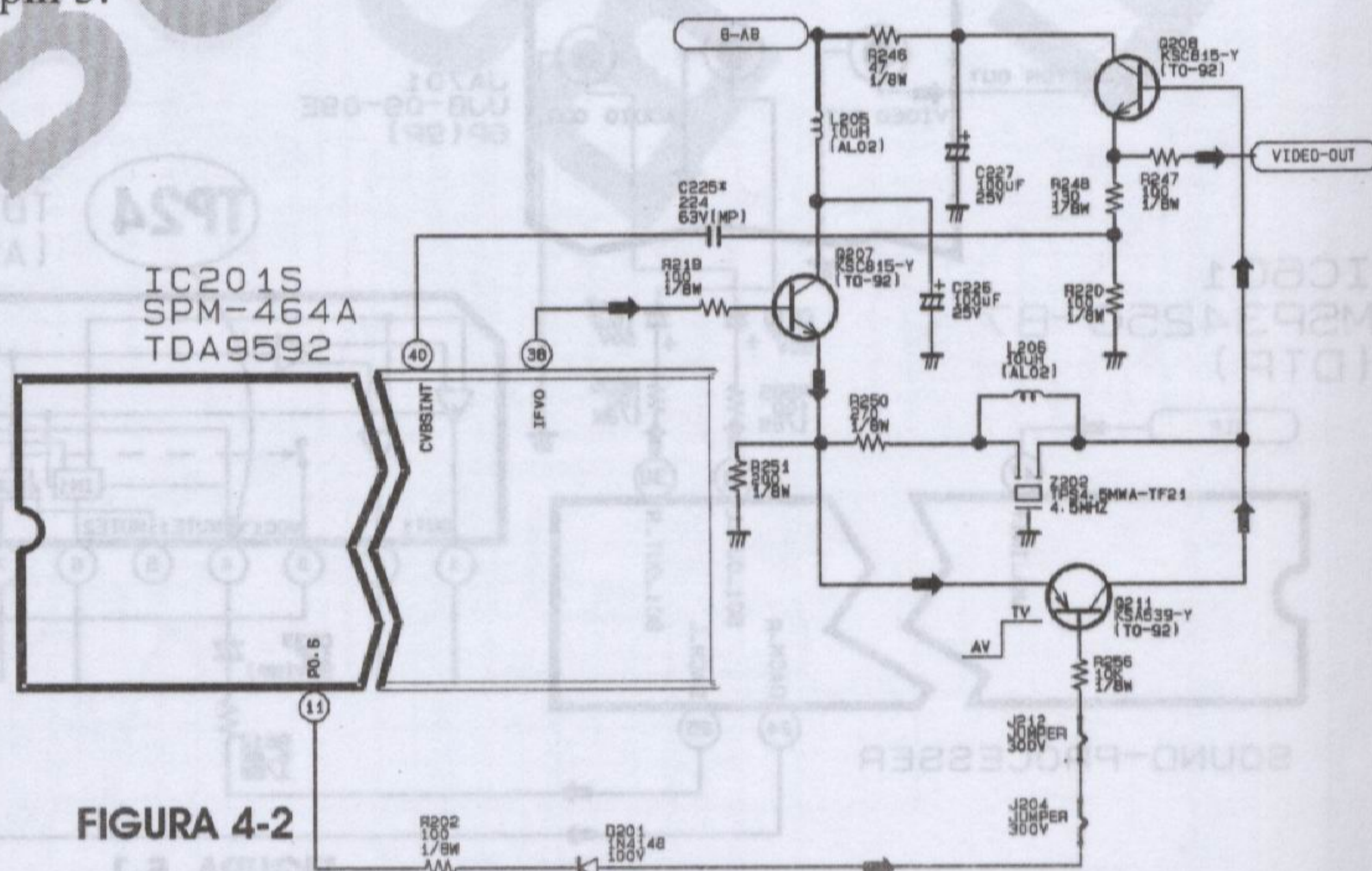


FIGURA 4-2

## Capítulo 5

# CIRCUITOS DE AUDIO

En el capítulo anterior, vimos que el chasis K57A está elaborado con dos filtros de ondas acústicas superficiales, SF101S y SF102S. La salida de IF del sonido de 4,5 MHz por los pines 4 y 5, ingresa al IC101 por los pines 1 y 2.

En el modelo bajo explicación, el CL21M6, no trae el circuito integrado IC101 y por tanto la salida de IF de 4,5 MHz por los pines 4 y 5 del SF102S acopla directamente a los pines 28 y 29 del IC201S, sección procesadora de SIF.

Dentro del OC, la SIF de 41,25 MHz es convertida a 4,5 MHz y emerge del por el pin 35. Desde este pin y vía el condensador C629, ingresa por el pin 47 al circuito integrado multiprocesador de sonido IC601.

Del IC601, las dos señales de audio L y R, detectadas de la portadora ya sea en AM o FM, emergen por los pines 30 y 31, como las señales de monitoreo para los conectores traseros de salida Audio Out y también por los pines 24 y 25, hacia la etapa de salida.

### La Etapa de Salida

El amplificador de salida de audio, es el IC602 de referencia TDA7297, de 15 pines y montaje vertical. Este circuito integrado emplea dos etapas de potencia configuradas cada una en puente. Se alimenta por los pines 3 y 13 con 18V.

Las señales de audio L y R que emergen del multiprocesador de sonido IC601 por los pines 24 y 25, ingresan al IC602 por los pines 4 y 12. Las señales de audio ya amplificadas, emergen por los pines 24 y 25 la del canal izquierdo y por 1 y 2, la del canal derecho.

### Acción de Muting

Para silenciar la etapa de salida de audio durante el cambio y la búsqueda de canales y cuando lo desea el usuario, una señal de nivel alto es enviada por la sección microcontroladora dentro del IC201S por el pin 10. Mientras no haya acción de muting (silenciamiento), el transistor Q203 se halla cortado y con nivel alto en su colector (5V).

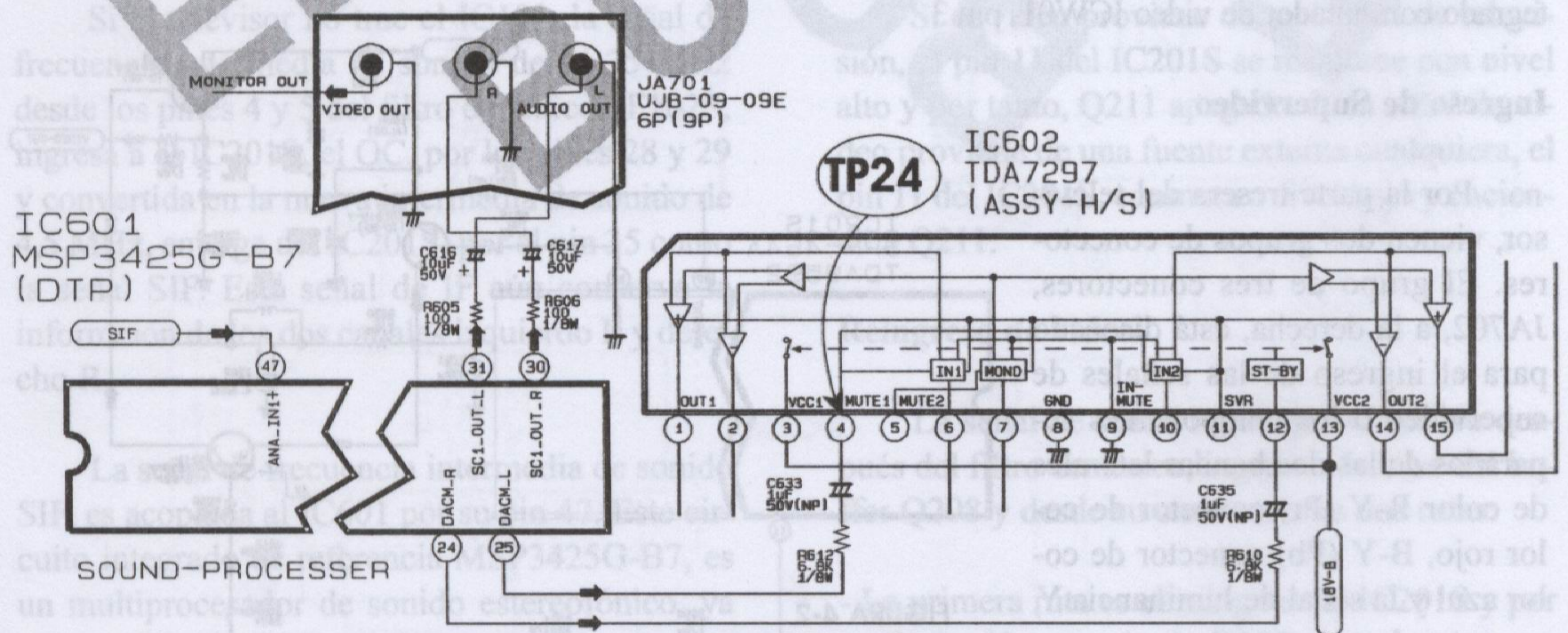


FIGURA 5-1

Cuando el televisor se halla sin la acción de muting, los pines 6 y 7 del IC602, se hallan con nivel alto, 5V. Al emitir la orden de muting el pin 10 del IC201S, normalmente activo en bajo, conmuta a nivel alto para encender al transistor Q203.

Tan pronto se enciende Q203, reduce la tensión en los pines 6 y 7 del IC602 a 2,6V. Con este nivel bajo, son aterrizadas internamente las entradas de audio de ambos amplificadores, anulando las señales de entrada.

El chasis del modelo de televisor bajo explicación, el CL21M6, no trae el transistor Q601 y sus elementos periféricos.

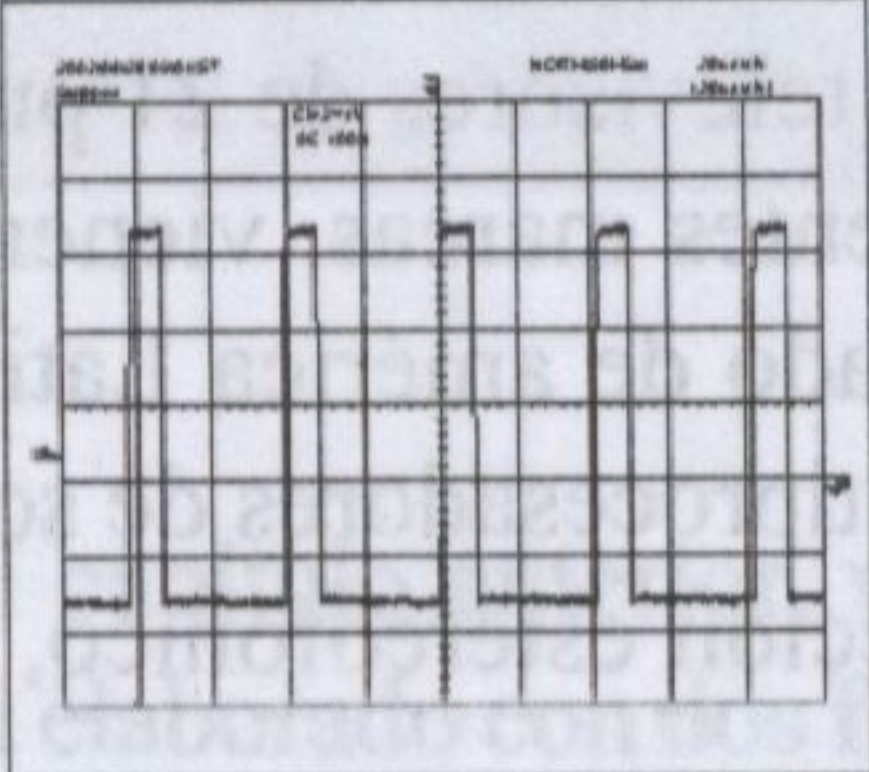
Casi todos los televisores de 21 pulgadas en adelante y de diferentes marcas, vienen incorporando para el mercado de América Latina, el circuito integrado multiprocesadores de sonido para obtener la reproducción estereofónica, ya sea en AM y FM.

En ausencia de la señal de audio sobre los parlantes, es necesario descartar el origen de la falla, ya sea el circuito integrado jungla o en su defecto, el multiprocesador de sonido. Como éste IC suele ser costoso, se hace más que necesario disponer de un rastreador de audio y un detector de 4,5 MHz. En una próxima edición, publicaremos una solución.

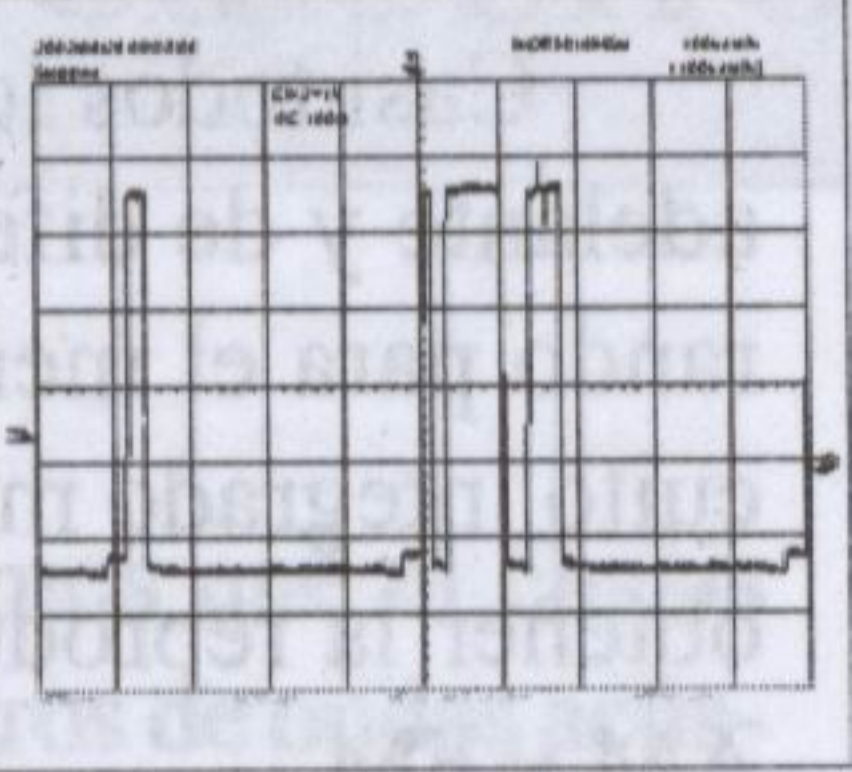
ELECTRONIC  
BUSHER'S

**OSCILOGRAMAS SECCION JUNGLA TELEVISOR SAMSUNG  
TANTUS CHASIS : K57A MODELOS : CL21S8W,  
CL21M6, CL218M4G, CL21M6W, PANTALLA PLANA**

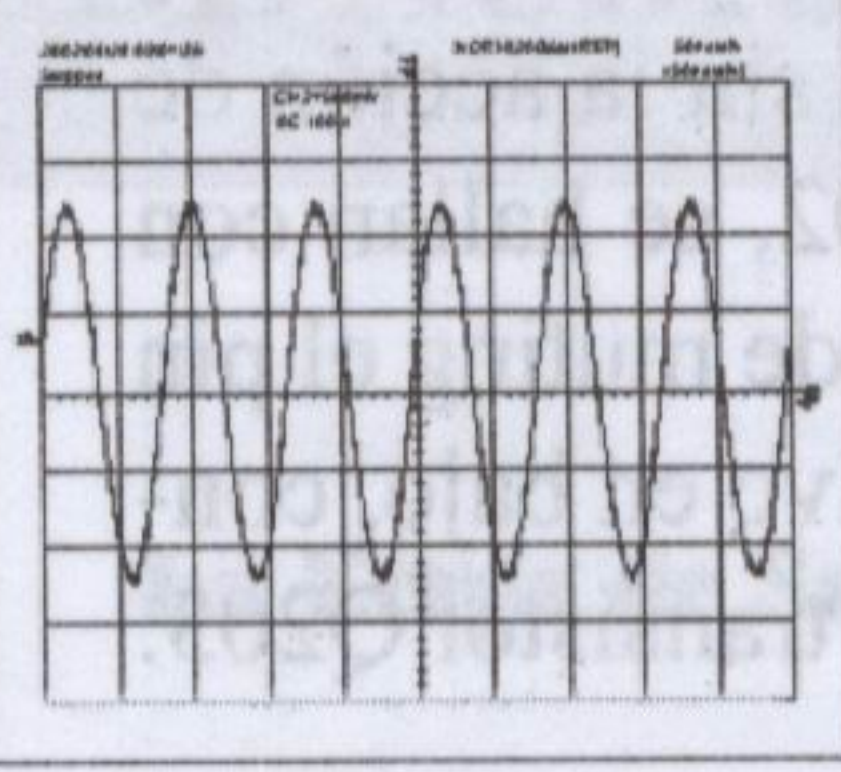
**TP13 PIN 2 IC201S Aten. 10/1  
.1V/DIV 20μS/DIV**



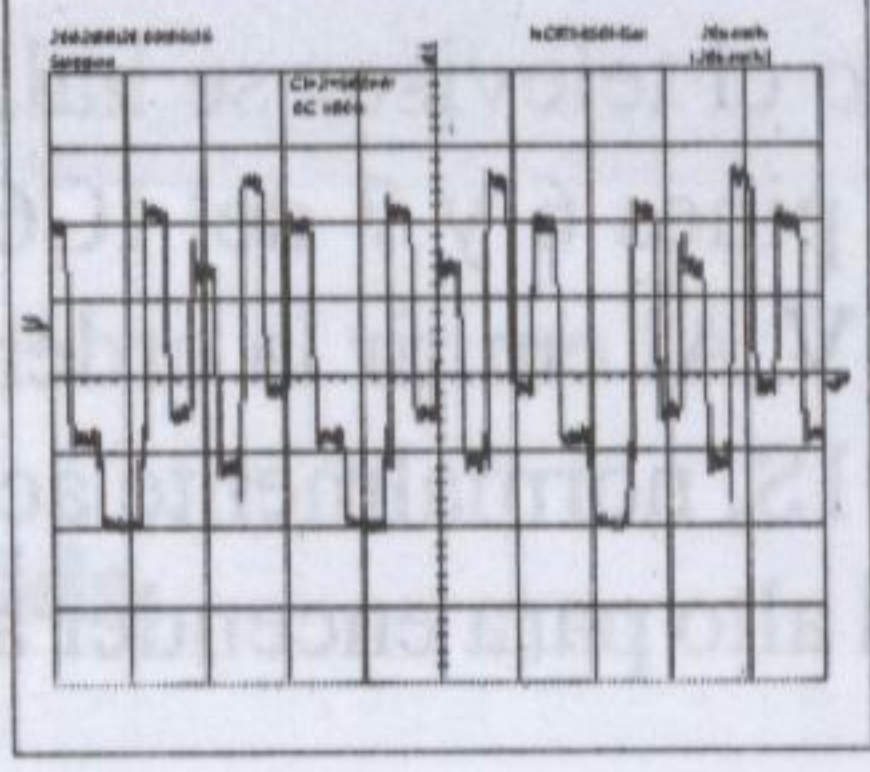
**TP14 PIN 3 IC201S Aten. 10/1  
.1V/DIV 20μS/DIV**



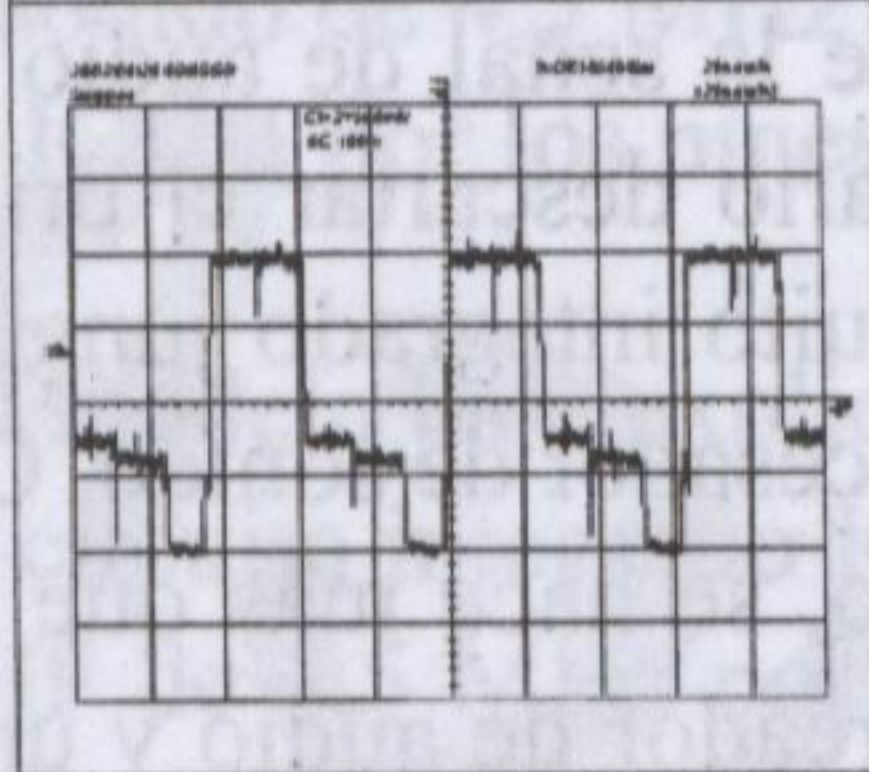
**TP15 PIN 59 IC201S Aten. 10/1  
.1V/DIV .1μS/DIV**



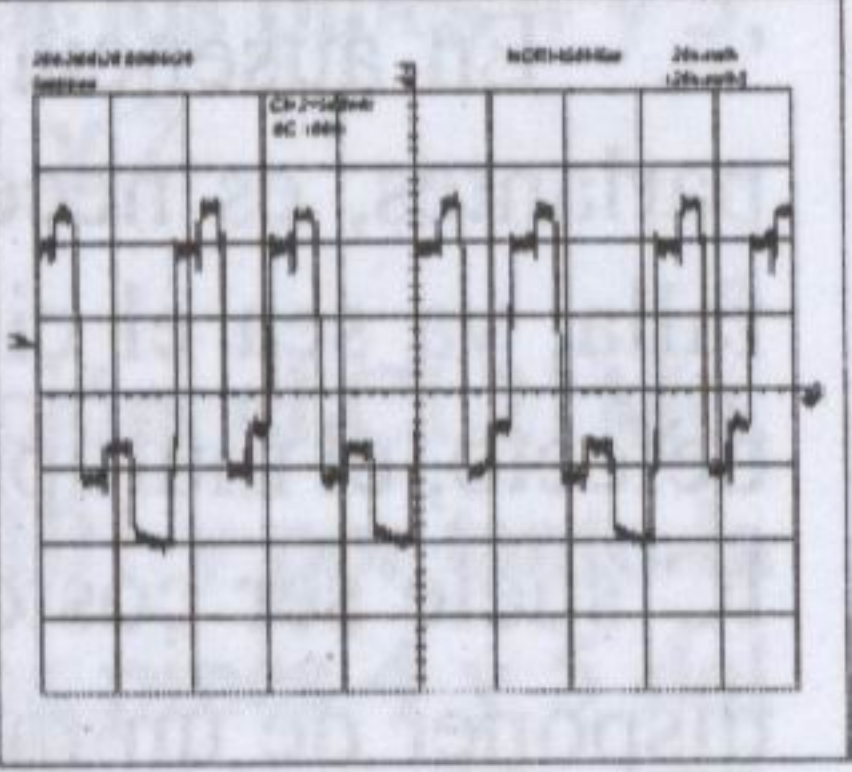
**TP16 PIN 53 IC201S Aten. 10/1  
50mV/DIV 20 μS/DIV**



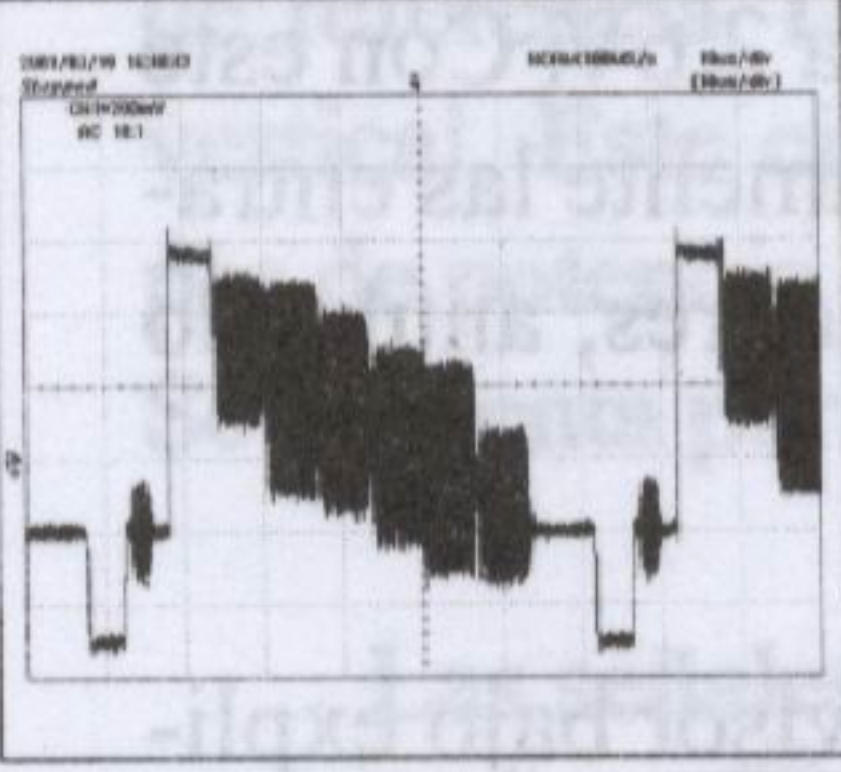
**TP17 PIN 52 IC201S Aten. 10/1  
50mV/DIV 20 μS/DIV**



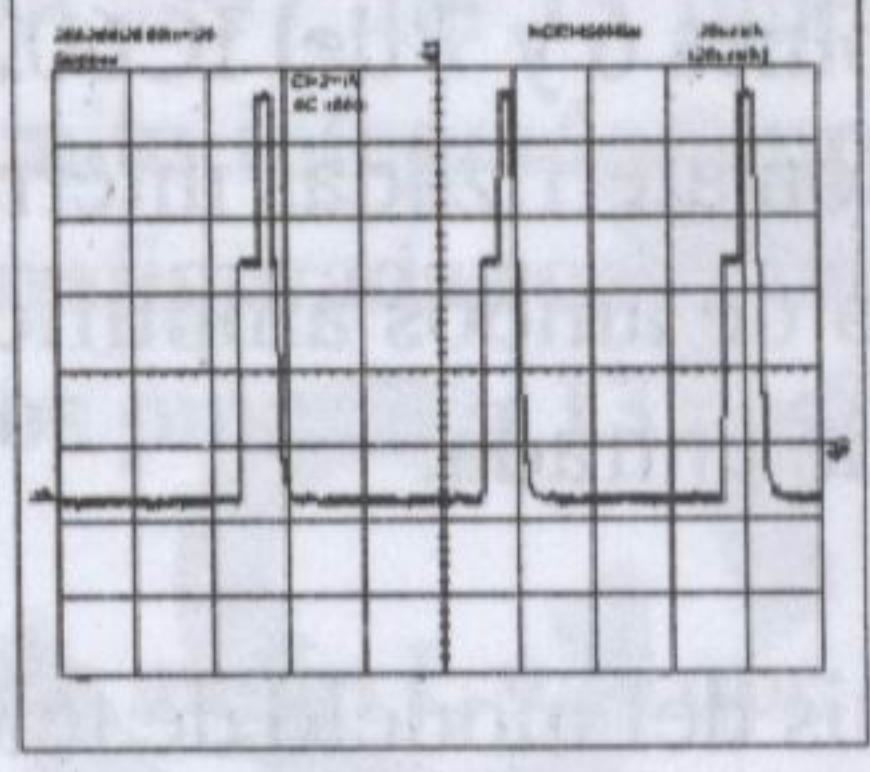
**TP18 PIN 51 IC201S Aten. 10/1  
50mV/DIV 20 μS/DIV**



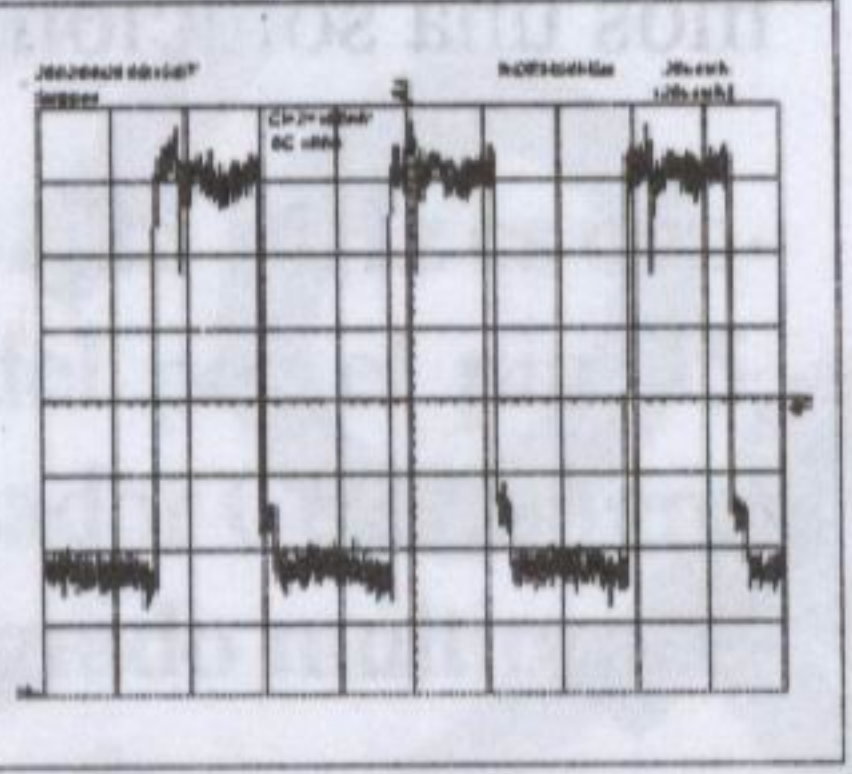
**TP19 PIN 38 IC201S Aten. 10/1  
50mV/DIV 20 μS/DIV**



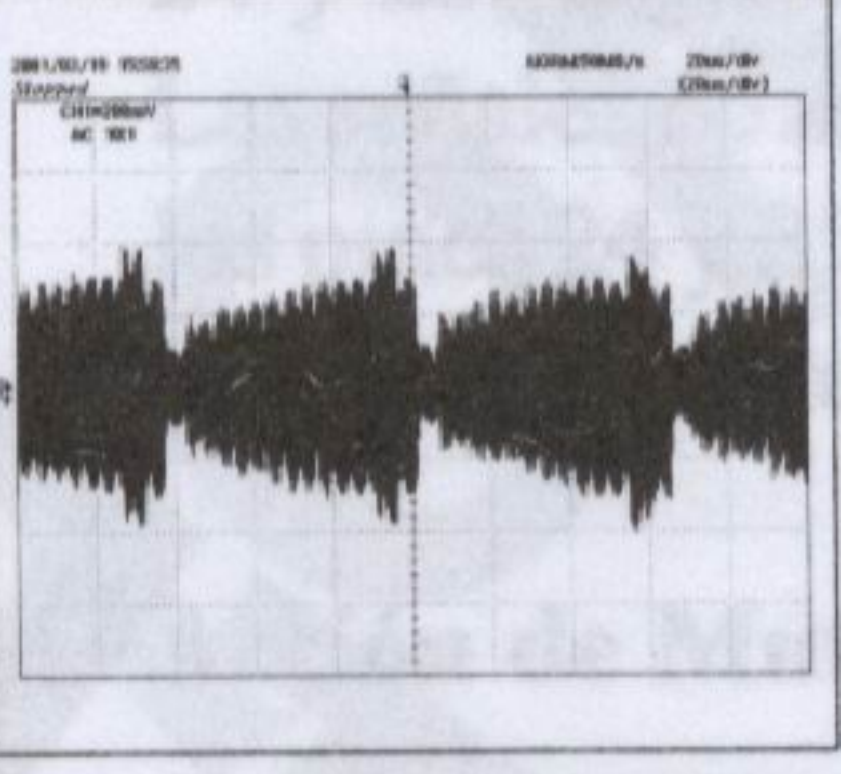
**TP21 PIN 34 IC201S Aten. 10/1  
1V/DIV 20 μS/DIV**



**TP22 PIN 33 IC201S Aten. 10/1  
10mV/DIV 20 μS/DIV**

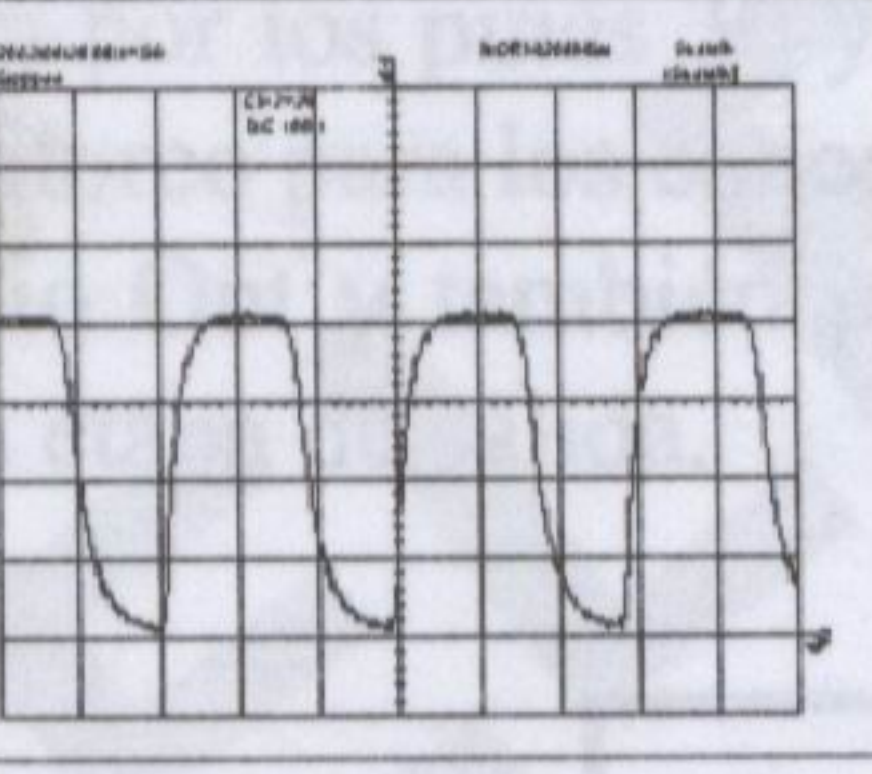


**TP23 PIN 7 TU01S Aten. 10/1  
10mV/DIV 20 μS/DIV**

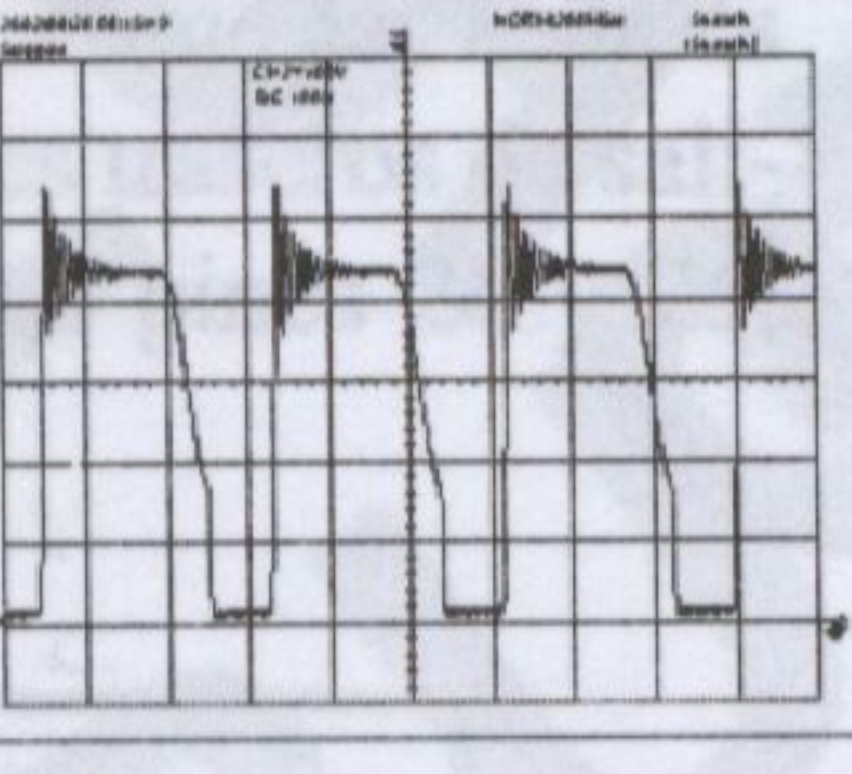


**OSCILOGRAMAS SECCION FUENTE TELEVISOR SAMSUNG  
TANTUS CHASIS : K57A MODELOS : CL21S8W,  
CL21M6, CL218M4G, CL21M6W, PANTALLA PLANA**

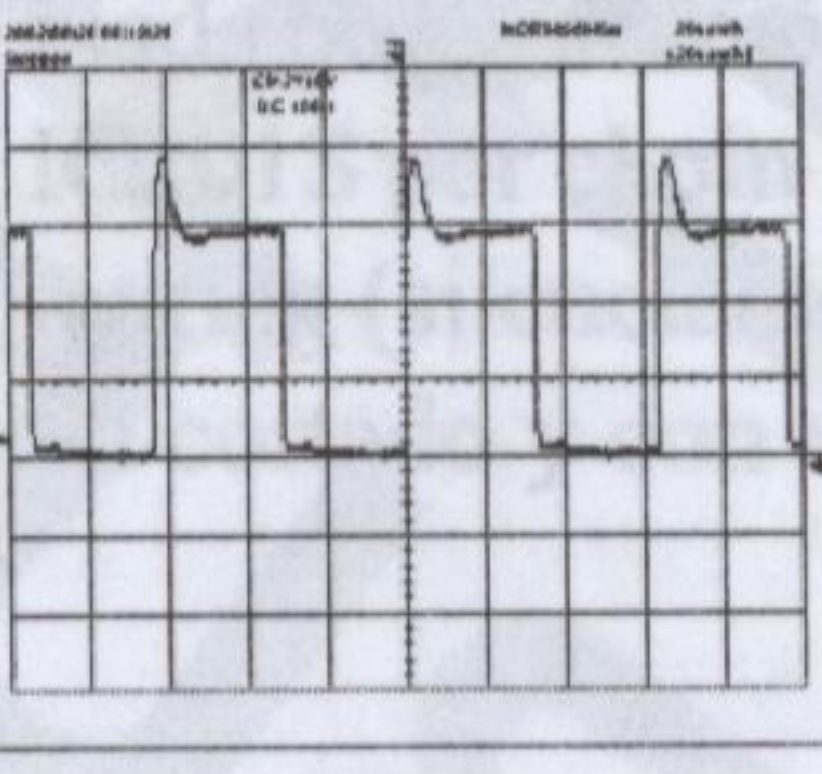
**TP01 PIN 5 IC801S Aten. 10/1  
.2V/DIV 5mS/DIV**



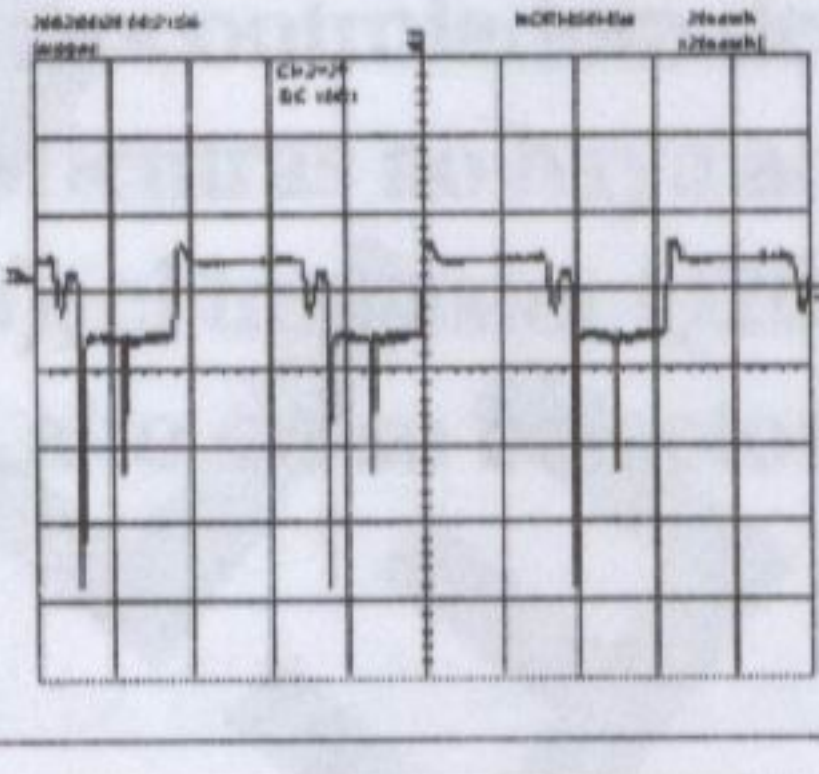
**TP02 PIN 1 IC801S Aten. 10/1  
.10V/DIV 5mS/DIV**



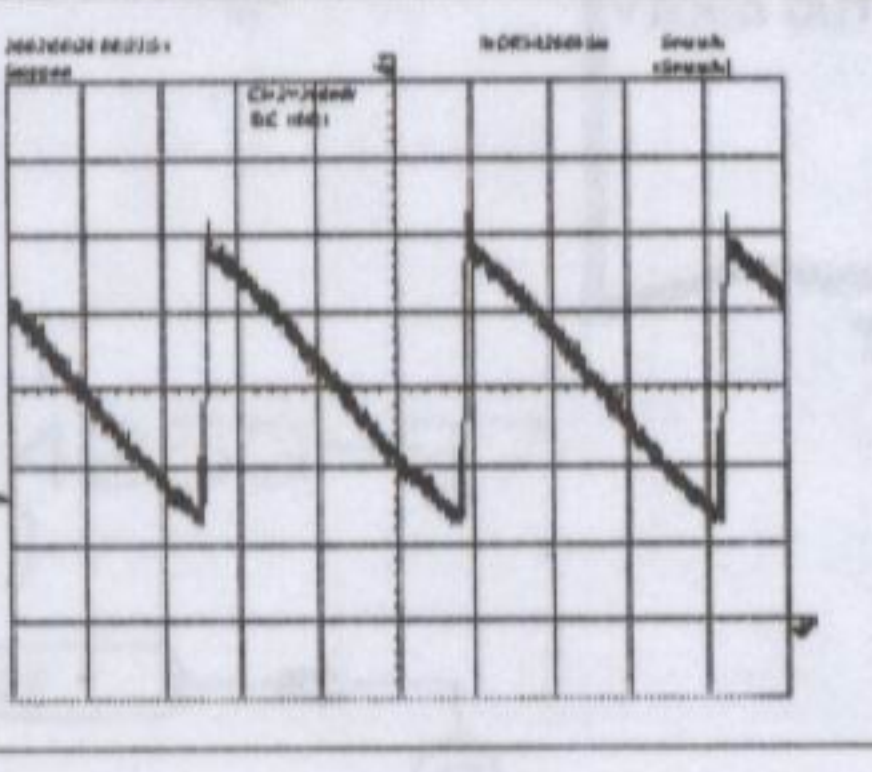
**TP03 COL Q402 Aten. 10/1  
.1V/DIV 5mS/DIV**



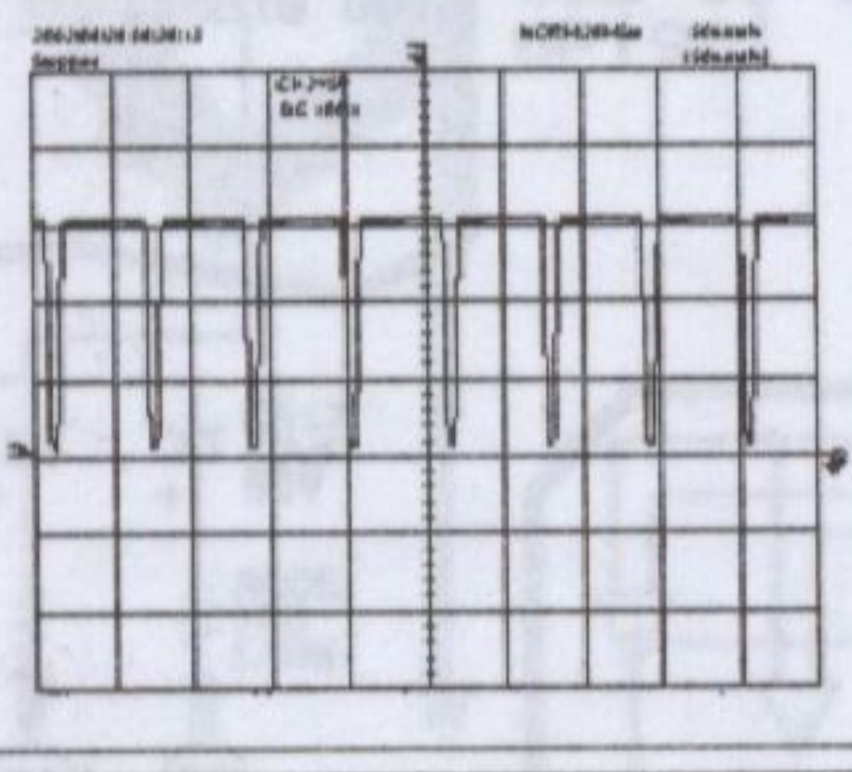
**TP04 BASE Q401 Aten. 10/1  
.1V/DIV 5mS/DIV**



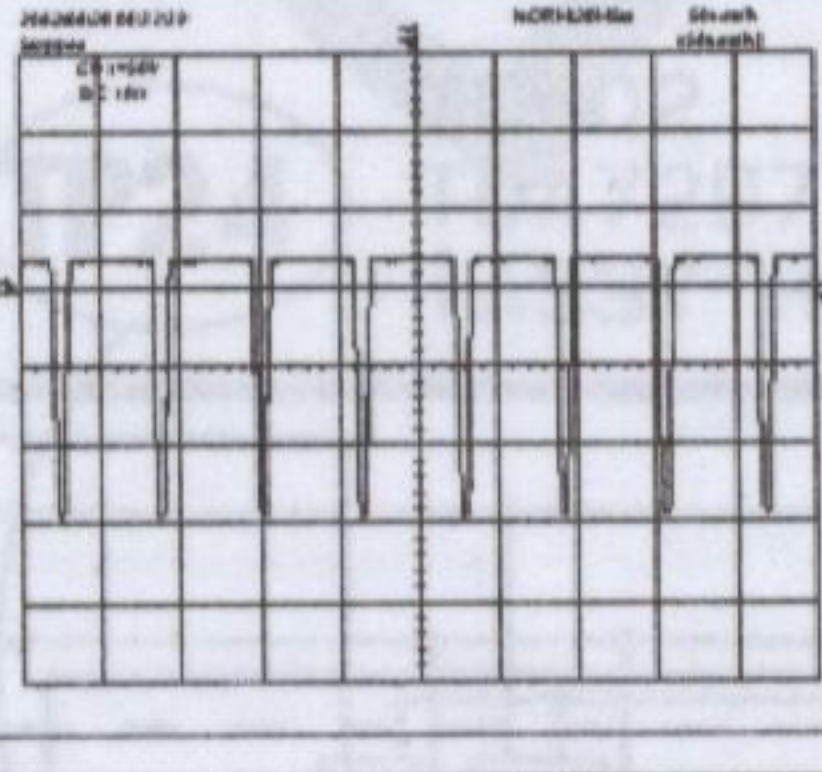
**TP05 PIN 5 IC301 Aten. 10/1  
.2V/DIV 5mS/DIV**



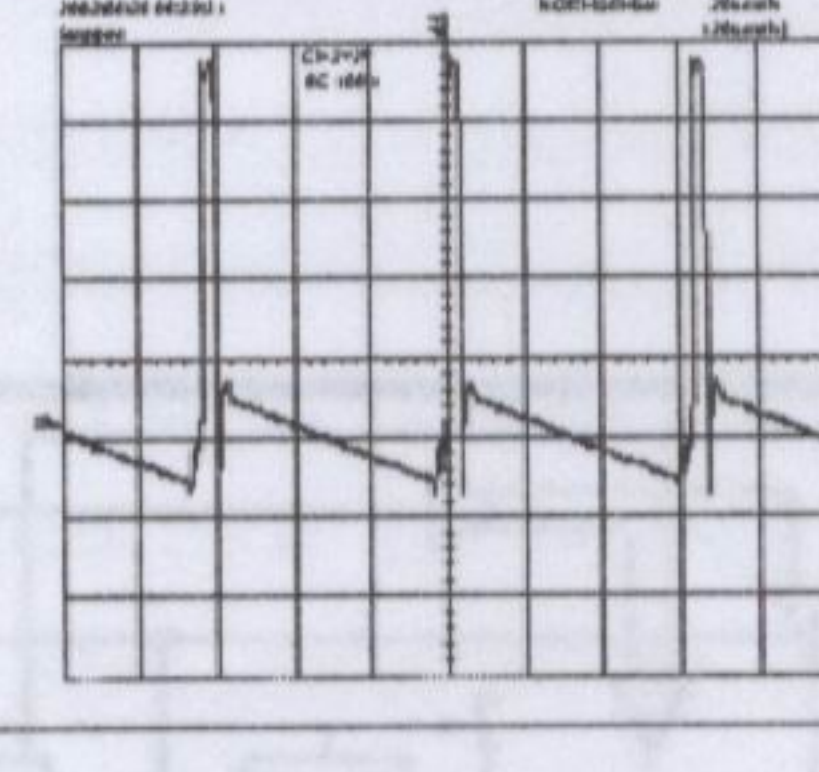
**TP06 Aten. 10/1  
.1V/DIV 20μS/DIV**



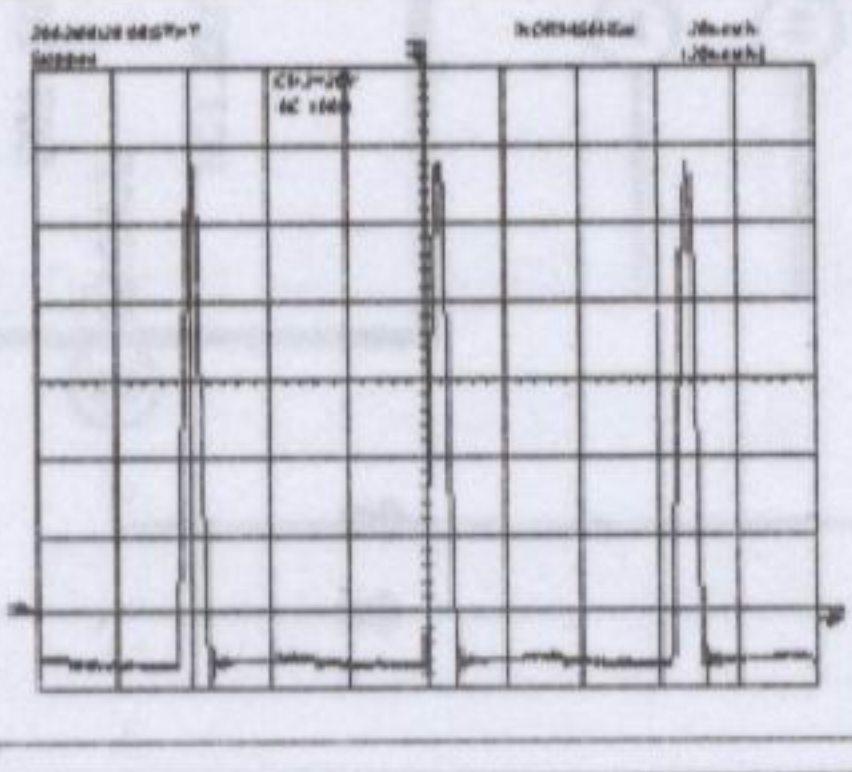
**TP07 PIN 9 T444S A ten. 10/1  
5V/DIV 20μS/DIV**



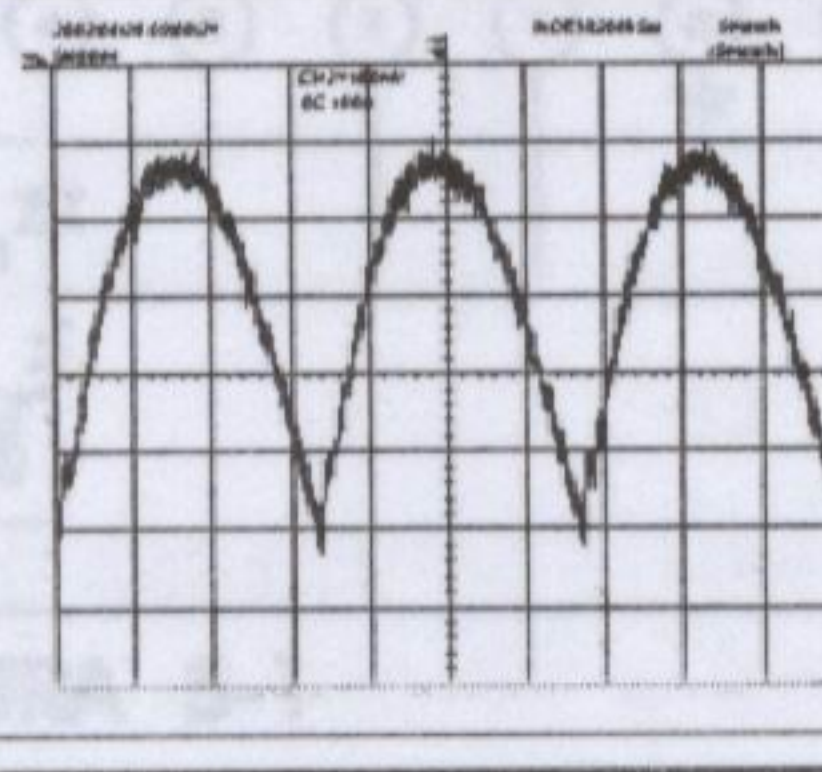
**TP08 Aten. 10/1  
1V/DIV 20μS/DIV**



**TP10 A ten. 10/1  
.5V/DIV 20μS/DIV**

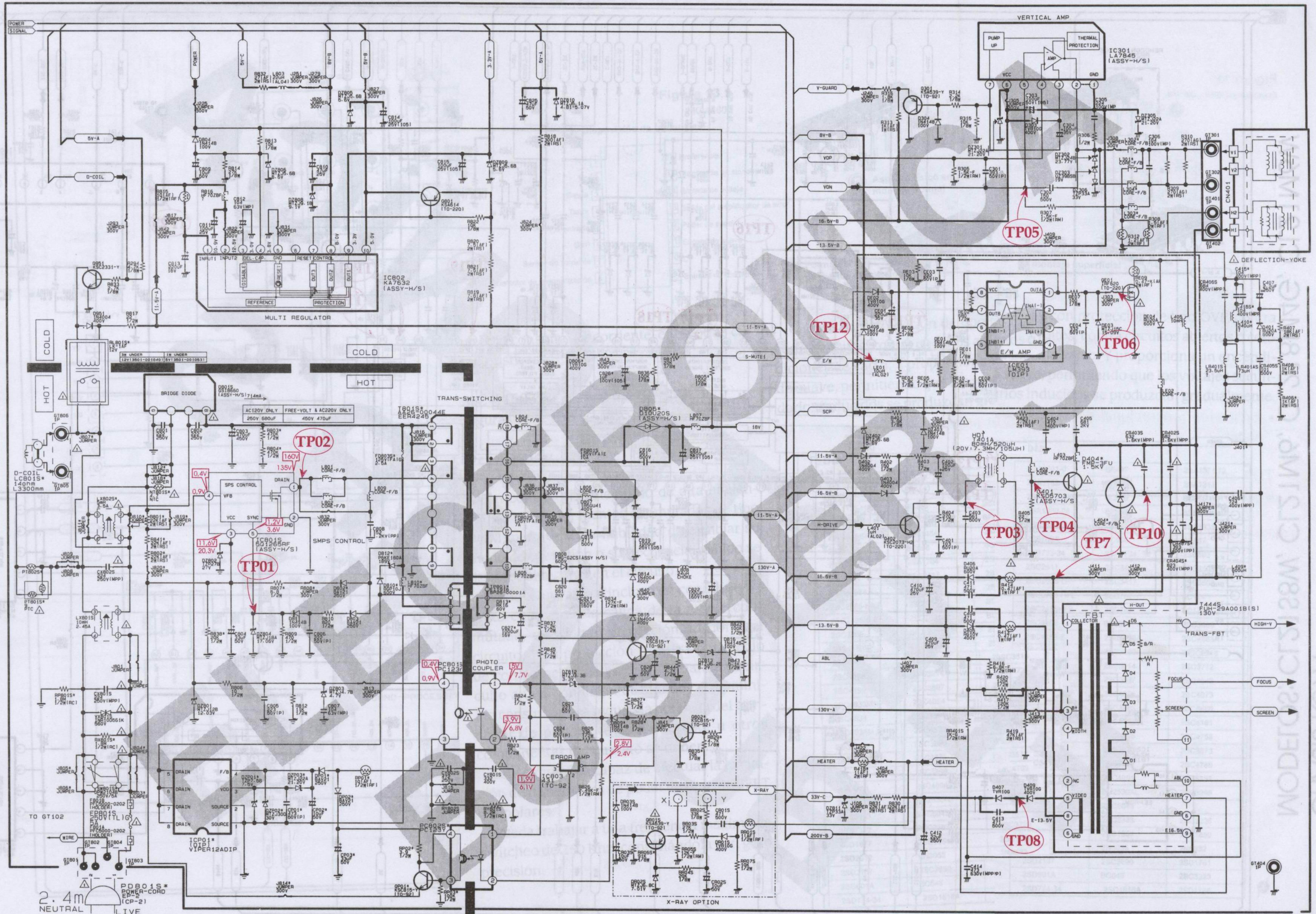


**TP12 A ten. 10/1  
.100mV/DIV 20μS/DIV**



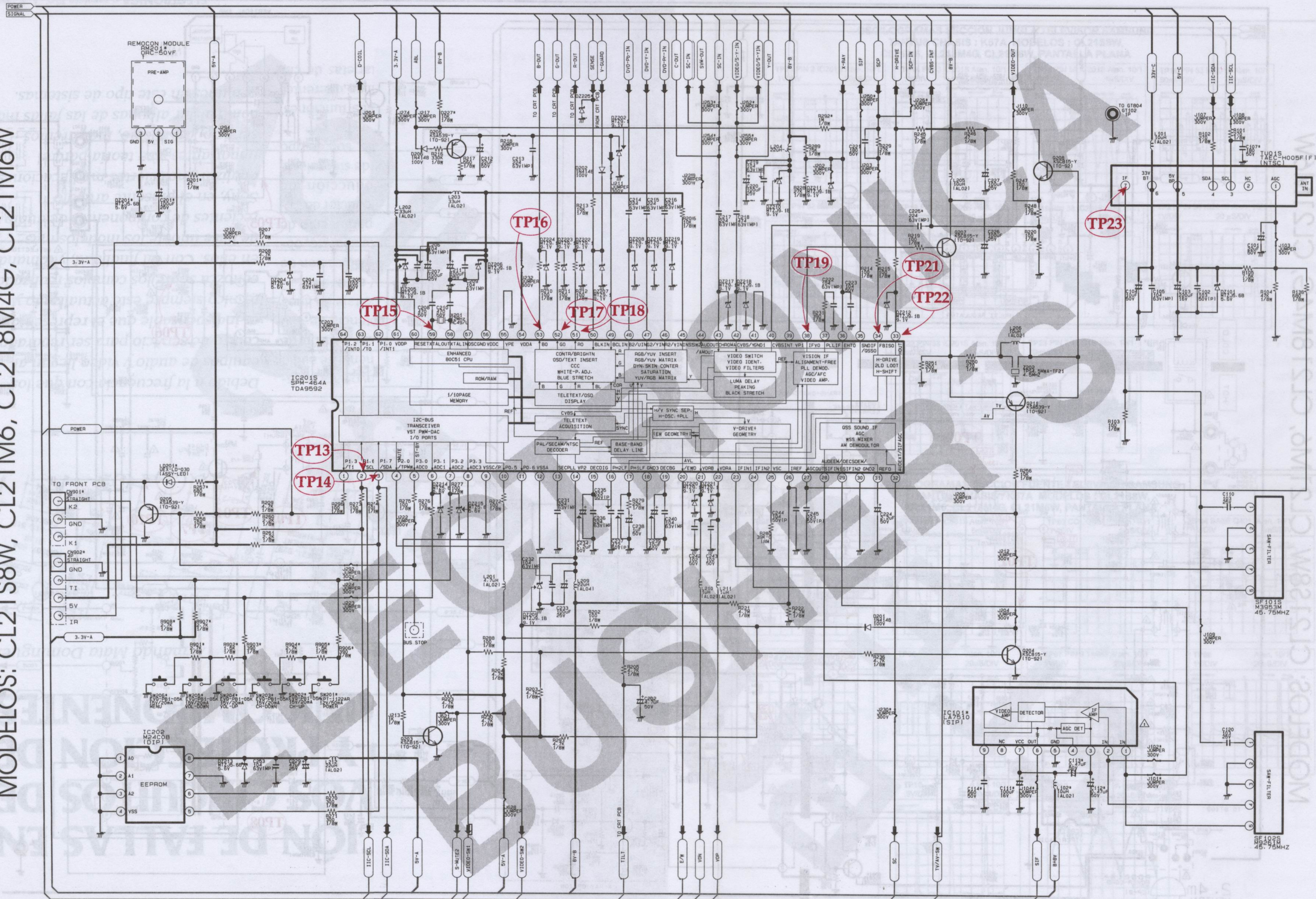
CHASIS K57A

MODELOS: CL21S8W, CL21M6, CL218M4G, CL21M6W



CHASIS K57A

MODELOS: CL21S8W, CL21M6, CL218M4G, CL21M6W





CHASIS K57A

MODELOS: CL21S8W, CL21M6, CL218M4G, CL21M6W

